(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11)特許出願公表番号

特表2020-513681 (P2020-513681A)

(43) 公表日 令和2年5月14日 (2020.5.14)

(51) Int.Cl.	F I			テーマコード(参考)
HO1L 33/32	(2010.01) HO1L	33/32		5F142
HO1L 21/02	(2006.01) HOIL	21/02	В	5F152
HO1L 21/265	5 (2006.01) HO1L	21/265	Q	5 F 2 4 1
HO1L 21/20	(2006.01) HO1L	21/265	Z	
HO1L 33/00	(2010.01) HO1L	21/20		
	審査請求 未	請求予備審	查請求 未請求	(全 43 頁) 最終頁に続く
(21) 出願番号	特願2019-523108 (P2019-523108)	(71) 出願人	517444012	
(86) (22) 出願日	平成29年11月10日 (2017.11.10)		キューエムエイ	ティ・インコーポレーテッ
(85)翻訳文提出日	令和1年6月24日 (2019.6.24)		ĸ	
(86) 国際出願番号	PCT/1B2017/057040		アメリカ合衆国	•95051・カリフォル
(87) 国際公開番号	W02018/087704		ニア州・サンタ	? クララ・ウォルシュ ア
(87) 国際公開日	平成30年5月17日 (2018.5.17)		ヴェニュ・24	-24
(31) 優先権主張番号	62/421, 149	(74)代理人	100098394	
(32) 優先日	平成28年11月11日 (2016.11.11)		弁理士 山川	茂樹
(33) 優先権主張国・:	地域又は機関	(74)代理人	100064621	
	米国 (US)		弁理士 山川	政樹
(31) 優先権主張番号	62/433, 189	(72)発明者	ヘンリー, フラ	シンソワ・ジェイ
(32) 優先日	平成28年12月12日 (2016.12.12)		アメリカ合衆国	•95070・カリフォル
(33) 優先権主張国・:	地域又は機関		ニア州・サラト	ガ・ヴィア テソロ コー
	米国 (US)		ト・19101	
		F ターム (参	考) 5F142 CB12	DA14 FA32 GA02
				最終頁に続く

(54) 【発明の名称】 層転写によるマイクロ発光ダイオード (LED) 製造

(57)【要約】

実施形態は、層転写された材料を使用したマイクロ発 光ダイオード(LED)構造の製造に関する。具体的に は、ハイドライド気相成長法(HVPE)などの技法を 利用して、高品質窒化ガリウム(GaN)をドナー基板 上に成長させる。代表的なドナー基板は、GaN、A1 N、SiC、サファイア、及び/又は単結晶シリコン(例えば(111))を含むことができる。この方法で成 長したGaNは、比較的厚さが大きい(例えば、約数十 μ m)ため、材料中に存在する貫通転位密度(TDD) が大幅に低下する(例えば、約2~3×10⁶ cm⁻²ま で)。これにより、劈開した成長GaN材料は、低電流 /発熱条件下において高輝度で作動するマイクロLED 構造への転写及び組み込みに十分に適したものとなる。 【選択図】 図1



(2)

【特許請求の範囲】 【請求項1】 結晶性半導体材料をドナー基板上に成長する工程であって、前記材料の貫通転位密度(TDD)が厚さと共に低下する、工程; 複数の粒子を前記材料の露出面に注入して、表面下劈開領域を作製する工程; 前記露出面を基板に接合する工程; エネルギーを適用して、前記材料を前記劈開面に沿って劈開し、前記基板に接合された層 を残す工程;及び 前記層をマイクロ発光ダイオード(LED)構造に組み込むために加工する工程、 10 を含む、方法。 【請求項2】 前記材料は、c面極性GaNを含み:かつ 前記露出面は、c面極性GaNのN極性面を含む、 請求項1に記載の方法。 【請求項3】 前記材料は、c面極性GaNを含み;かつ 前記露出面は、c面極性GaNのGa極性面を含む、 請求項1に記載の方法。 【請求項4】 20 前記接合は、一時接合を含み、前記基板はハンドル基板を含む、請求項1に記載の方法 あって、前記方法は: 前記層を標的基板に永久的に接合する工程;及び 前記層を前記ハンドル基板から剥離する工程、を更に含み、前記層を加工する工程は、前 記標的基板を前記マイクロLED構造に組み込むことを含む、方法。 【請求項5】 前記マイクロ発光ダイオード(LED)構造は、ダウンコンバージョン材料を用いて着 色光を発生する、請求項4に記載の方法。 【請求項6】 前記層のTDDは、1×10⁷cm⁻²以下である、請求項1に記載の方法。 30 【請求項7】 前記ドナー基板は、GaN、炭化ケイ素、シリコン、サファイア、及びA1Nのうちの 少なくとも1つを、露出面を有するエピタキシャル成長シード層として含む、請求項1に 記載の方法。 【請求項8】 前記ドナー基板は、多結晶窒化アルミニウムを含む、請求項1に記載の方法。 【請求項9】 前記結晶性半導体材料は、GaN、GaAs、ZnSe、SiC、InP、及びGaP のうちの少なくとも1つを含む、請求項1に記載の方法。 【請求項10】 40 前記マイクロ発光ダイオード(LED)構造は、ダウンコンバージョン材料を用いて着 色光を発生する、請求項1に記載の方法。 【請求項11】 前記層を加工する工程は、選択領域の前記層を除去して、複数の別々の光学活性領域を 画定することを含む、請求項1に記載の方法。 【請求項12】 前記加工する工程は、MOCVDを更に含み; 前記MOCVDは、前記除去の後に実施される、 請求項11に記載の方法。 【請求項13】 前記加工する工程は、前記注入の前に実施されるMOCVDを含み;かつ

前記注入は、約200keV~750keVのイオンエネルギーを有する水素又はヘリウ ムから選択される粒子を用いたイオン注入である、 請求項1に記載の方法。 【請求項14】 前記層を加工する工程は、 ストリートによって分離された複数の別個のピクセルを形成すること;及び 前記複数の別個のピクセルの全体を標的基板に転写すること、 を含む、請求項1に記載の方法。 【請求項15】 10 前記層を加工する工程は、 ストリートによって分離された複数の別個のピクセルを形成すること;及び 前記複数の別個のピクセルの全体よりも少ない量を、標的基板に選択的に転写すること、 を含む、請求項1に記載の方法。 【請求項16】 結晶性半導体材料をドナー基板上に成長する工程であって、前記材料の貫通転位密度(TDD)が厚さと共に低下する、工程; 前記露出面を標的基板に接合する工程; 前記材料を剥離して、第2の露出面を有する基板に接合された、ある厚さを残す工程;及 7ド 20 前記基板をマイクロ発光ダイオード(LED)構造に組み込むために加工する工程、 を含む、方法。 【請求項17】 前記材料は、 c 面極性 G a N を含み; 前記露出面は、前記c面極性GaNのGa極性面を含み;かつ 第2の露出面は、c面極性GaNのN極性面を含む、 請求項16に記載の方法。 【請求項18】 結晶性半導体材料を提供する工程; 複数の粒子を前記材料の露出面に注入して、表面下劈開領域を作製する工程; 30 前記露出面を基板に接合する工程; エネルギーを適用して、前記材料を前記劈開面に沿って劈開し、前記基板に接合された層 を残す工程;及び 前記層をマイクロ発光ダイオード(LED)構造に組み込むために加工する工程、 を含む、方法。 【請求項19】 前記層を加工する工程は、 ストリートによって分離された複数の別個のピクセルを形成すること;及び 前記複数の別個のピクセルの全体を標的基板に転写すること、 を含む、請求項18に記載の方法。 40 【請求項20】 前記層を加工する工程は、 ストリートによって分離された複数の別個のピクセルを形成すること;及び 前記複数の別個のピクセルの全体よりも少ない量を、標的基板に選択的に転写すること、 を含む、請求項18に記載の方法。 【発明の詳細な説明】 【技術分野】 $\begin{bmatrix} 0 & 0 & 0 & 1 \end{bmatrix}$ 関連出願の相互参照 本出願は、2016年11月11日出願の米国特許仮出願第第62/421,149号、

及び 2 0 1 6 年 1 2 月 1 2 日 出 願 の 米 国 特 許 仮 出 願 第 6 2 / 4 3 3 , 1 8 9 号 の 優 先 権 を 50

(3)

(4)

主張し、そのいずれについても、その全体を参照によりあらゆる目的で本明細書に援用す る。 【背景技術】 [0002]半 導 体 材 料 は 、 例 え ば ロ ジ ッ ク デ バ イ ス 、 太 陽 電 池 の 製 造 な ど 、 多 数 の 用 途 が あ り 、 一 般的なライティングなどの照明やディスプレイへの使用が増えている。ディスプレイに使 用できる半導体デバイスの1種は、マイクロ発光ダイオード(マイクロLED)である。 液晶ディスプレイ(LCD)などの従来型ディスプレイ及び有機LED(OLED)ディ スプレイなどの発光型ディスプレイ技術と対照的に、マイクロLEDは、電力消費削減、 10 明るさ、及び信頼性に関して大きな利点を提供する。 【先行技術文献】 【特許文献】 $\begin{bmatrix} 0 & 0 & 0 & 3 \end{bmatrix}$ 【特許文献1】米国特許仮出願第62/370,169号明細書 【特許文献2】米国特許仮出願第62/378,126号明細書 【 特 許 文 献 3 】 米 国 特 許 第 6 , 1 6 2 , 7 0 5 号 明 細 書 【特許文献4】米国特許第6,013,563号明細書 【 特 許 文 献 5 】 米 国 特 許 仮 出 願 第 1 5 / 1 8 6 , 1 8 4 号 (米 国 特 許 出 願 公 開 第 2 0 1 6 / 0 3 7 2 6 2 8 号) 明細書 20 【特許文献 6 】米国特許出願第 1 2 / 7 8 9 , 3 6 1 号 (米国特許出願公開第 2 0 1 0 / 0282323号)明細書 【 特 許 文 献 7 】 米 国 特 許 出 願 第 1 2 / 7 3 0 , 1 1 3 号 (米 国 特 許 出 願 公 開 第 2 0 1 0 / 0 1 7 8 7 2 3 号)明細書 【特許文献 8 】米国特許出願第 1 1 / 9 3 5 , 1 9 7 号 (米国特許出願公開第 2 0 0 8 / 0206962号)明細書 【特許文献 9 】米国特許出願第 1 1 / 9 3 6 , 5 8 2 号(米国特許出願公開第 2 0 0 8 / 0 1 2 8 6 4 1 号)明細書 【特許文献10】米国特許出願第12/019,886号(米国特許出願公開第2009 / 0 0 4 2 3 6 9 号) 明細書 30 【 特 許 文 献 1 1 】 米 国 特 許 出 願 第 1 2 / 2 4 4 , 6 8 7 号 (米 国 特 許 出 願 公 開 第 2 0 0 9 / 0 2 0 6 2 7 5 号) 明細書 【 特 許 文 献 1 2 】 米 国 特 許 出 願 第 1 1 / 6 8 5 , 6 8 6 号 (米 国 特 許 出 願 公 開 第 2 0 0 7 / 0 2 3 5 0 7 4 号) 明細書 【特許文献13】米国特許出願第11/784,524号(米国特許出願公開第2008 / 0 1 6 0 6 6 1 号)明細書 【特許文献14】米国特許出願第11/852,088号(米国特許出願公開第2008 / 0 1 7 9 5 4 7 号) 明細書 【特許文献 1 5 】米国特許出願第 1 5 / 1 8 6 , 1 8 5 号明細書 【特許文献16】米国特許仮出願第62/421,149号明細書 40 【非特許文献】 [0004]【非特許文献1】Xun Li et al., "Properties of GaN layers grown on N-face free-s tanding GaN substrates", Journal of Crystal Growth (オランダ)413, 81–85 (2015) 【非特許文献 2】A.R.A. Zauner et al., "Homo-epitaxial growth on the N-face of G aN single crystals: the influence of the misorientation on the surface morpholog y", Journal of Crystal Growth (オランダ) 240, 14-21 (2002). 【非特許文献 3】Hutchinson and Suo, "Mixed Mode Cracking in Layered Materials"

, Advances in Applied Mechanics. Vol. 29, pp. 63–187 (1992) 【非特許文献4】Pinnington et al., "InGaN/GaN multi-quantum well and LED growth 50

JP 2020-513681 A 2020.5.14

on wafer-bonded sapphire-on-polycrystalline AIN substrates by metalorganic chem ical vapor deposition", Journal of Crystal Growth (オランダ) 310 (2008) 2514–2 519.

【非特許文献 5】Amarasinghe et al., "Properties of H+ Implanted 4H-SiC as Relat ed to Exfoliation of Thin Crystalline Films". ECS Journal of Solid State Scienc e and Technology (米), 3 (3) pp. 37-42 (2014).

【発明の概要】

【課題を解決するための手段】

[0005]

実施形態は、層転写された材料を使用したマイクロ発光ダイオード(LED)構造の製 ¹⁰ 造に関する。具体的には、ハイドライド気相成長法(HVPE)又は液相エピタキシャル 法(LPE)などの技法を利用して、高品質窒化ガリウム(GaN)をドナー基板上に成 長させる。代表的なドナー基板は、GaN、AIN、SiC、サファイア、及び/又は単 結晶シリコン(例えば(111))を含むことができる。この方で成長したGaNは、比 較的厚さが大きい(例えば、約10~数百µm)ため、材料内に存在する貫通転位密度(TDD)が大幅に低下する(例えば、約2~3×10⁶ cm⁻²まで)。これにより、劈開 された成長GaN材料は、種々の電流密度方式で効率的に作動できるマイクロLED構造 への転写及び組み込みに十分に適したものとなる。

【図面の簡単な説明】 【0006】

- 【図 1 】特定の実施形態によるメインプロセスを形成する、ドナープロセスシーケンス、 層転写プロセスシーケンス、及びマイクロLEDプロセスシーケンスを示す。
- 【図1A】極性及び非極性形態のGaNを示す。
- 【図1B】極性GaNのGa極性面及びN極性面を示す。
- 【図1C】一実施形態によるドナーワークピース上での高品質材料の成長を示す概略図で ある。
- 【図1D】一実施形態によるドナーワークピース上での高品質材料の成長を示す概略図である。
- 【図2】一実施形態によるN極性面ドナー調製のプロセスの図である。
- 【図3】サファイア上に成長したGaN材料の転位密度を厚さに対してプロットした図で ³⁰ ある。
- 【図4】SiC上に成長したGaN材料の転位密度を厚さに対してプロットした図である
- 【図 5 】図 5 A ~ 図 5 E は、後でマイクロLEDディスプレイの製造に使用するため、 2 工程層転写プロセスシーケンスを使用して標的基板上に転写された、高品質成長材料の断 面図を示す。
- 【 図 6 】 図 6 A ~ 図 6 C は、 後でマイクロ L E D ディスプレイに使用するため、 1 工程層 転写プロセスシーケンスを使用して標的基板上に転写された、高品質成長材料の断面図を 示す。
- 【図7】図7A~図7Dは、マイクロLEDデバイス製造シーケンスの様々な図を示す。 40 【図8】図8A及び図8Bは、様々な永久標的基板構成を示す。
- 【図9】剥離可能な標的基板構成を使用した製造プロセスフローの一実施形態を示す。 【図10】マイクロLEDデバイスの直視型ディスプレイバックプレーン上への実装における最終工程を示す。
- 【図11】図11A~図11Cは、ピクセル収集のためのディスプレイ入出力の正規化を 可能にする製造プロセスを示す。
- 【図12】各種のLED型構造について、出力電力温度依存性を電流密度に対してプロットした図である。
- 【図13】室温で転写され、その後1050
 で石英基板上に成長したGaN膜に存在するGaN応力(MPa)を示す。

【図14】室温で転写され、その後1050 でサファイア基板上に成長したGaN膜に 存在する G a N 応力 (M P a) を示す。 【図15A】保護層を使用したプロセスの一実施形態の簡略的な断面図である。 【図15B】保護層を使用したプロセスの一実施形態の簡略的な断面図である。 【図15C】保護層を使用したプロセスの一実施形態の簡略的な断面図である。 【図15D】保護層を使用したプロセスの一実施形態の簡略的な断面図である。 【図15E】保護層を使用したプロセスの一実施形態の簡略的な断面図である。 【図15F】保護層を使用したプロセスの一実施形態の簡略的な断面図である。 【図15G】保護層を使用したプロセスの一実施形態の簡略的な断面図である。 【発明を実施するための形態】 [0007] マイクロLED構造は、1つ以上の光電気的特性を示し得る。その1つは、約1μm× 1 µ m ~ 1 0 0 µ m x 1 0 0 µ mの面積を有する光学活性な量子井戸領域が、約 0 . 0 0 1 A / c m²から30~35 A / c m²の間の電流密度に対応できることである。 マイクロLEDのような光電子デバイスは、半導体特性を示す材料を用いてもよく、そ の例としては、限定するものではないが、様々な結晶度で入手できる窒化ガリウム(Ga N)などのIII/V族材料がある。しかし、これらの材料は、特に高品質レベルでは、 たいてい製造が困難である。 【0009】 3つの主要プロセスシーケンスは、様々な実施形態による要素を画定し得る。これを、 図1にまとめる。最初のプロセスシーケンス100Aは、III-V族光電子材料の例と

図1 にまとめる。最初のフロセスシーケンス100 A は、1111 - V 族光電子材料の例として、G a N を使用したドナーの発達である。G a N 材料の供給源が必要な配向及びサイズで作製された場合、互換可能なG a N 層転写プロセスシーケンス100 B を選択して、ドナー基板を加工し、高品質G a N 膜をMOC V D 互換プロセス基板に転写する。このプロセス基板は、個片化可能なマイクロLEDデバイスを更なる加工及びディスプレイへの実装のために剥離できるようにする一時基板であってもよく、又はマイクロLEDディスプレイアセンブリの一部となる永久基板である。参照番号100Cは、マイクロLEDプロセスシーケンスのオプション及び蛍光体ダウンコンバージョン層及び光反射 / 散乱層など、想定される他の層の集積を示す。

[0010]

本発明によって可能となる、大面積で経済的な高品質GaN成長層がマイクロLED製 造にもたらす潜在的利益は膨大である。1つの想定される利益は、低貫通転位密度(TD D) の G a N から作 製 された 小 面 積 マイクロ L E D デバイスで 予 想 される 、 外 部 量 子 効 率 (EQE)の向上、温度安定性の向上、及び収率の向上である。図12は、ほとんどのマ イクロLED用途の低電流密度(0.01~10A/cm²)方式において、温度安定性 の向上は、GaNのTDDレベルの低下と相関することを示す。これは、一般的なライテ ィングデバイスが典型的には30~100A/cm²更にはそれ以上で作動するのと対照 的である。これらの高い電流注入レベルにおいて、GaN-サファイアのような高TDD のGaN材料から作製された一般的なライティング用LEDの効率(EQE)はピークに 達する。これは、光子を放出することなくキャリアを再接合する非放射プロセスの寄与が 比較的低いことによる。しかし、低注入レベルでは、非放射再接合プロセスは、ますます 重要となり得る。より低TDD(より高品質)のGaNは、種々の作動条件下で、EQE が高く、マイクロLEDデバイス - デバイスEQE均一性及び安定性において有利となる であろう。現在のGaN-サファイア成長技術を用いて作製された10µm×10µmマ イクロLEDデバイスは、約1×10⁸cm⁻²のTDDレベルで、約100個/マイクロ LED面積の欠陥を有するが、本発明による方法で作製された同じマイクロLEDデバイ スは、約1×10⁶ cm⁻²のTDDレベルで、約1個/マイクロLED面積の欠陥を有す ると予想される。 [0011]

50

20

30

40

様々な実施形態で可能となる大きな基板サイズのテンプレートは、多種多様なサイズの 投影ディスプレイ及び直視型ディスプレイの大量生産に適合できる、高品質マイクロLE Dデバイスの経済的製造も可能とし得る。

[0012]

ドナープロセスシーケンス

[0013]

図1のドナープロセスシーケンス100Aに戻ると、様々な種類のGaNをドナー基板 として使用して、追加材料の成長のためのテンプレートを形成できる。例えば、ウルツ鉱 GaN系材料は、極性及び非極性のいずれの形態でも存在する。図1Aは、m面(110 0)を示す非極性GaNを示す。非極性形態のGaNは、比較的高額である。図1Aに示 すように、極性GaNはc面(0001)を示す。図1Bは、極性GaNがN極性面とG a極性面を有することを示す。

【0014】

特定の実施形態は、成長条件に曝されたドナー基板のGa極性面は、追加のGaNの形 成をもたらし、そのGa極性面も露出することを特徴とし得る。これは、Ga極性面は、 N極性面よりも高品質GaNの成長に適していることが以前から証明されているためであ る。

[0015]

しかし、他の実施形態も可能であることは重要である。例えば、いくつかの用途(例え ば、パワーエレクトロニクス)では、Ga極性面からよりもN極性面からのGaN材料の 成長が要求される場合がある。以下の論文を、参照によりあらゆる目的で本明細書に援用 する:非特許文献1;非特許文献2。したがって、ドナー基板は、追加材料の成長のため に露出したN極性面を(Ga極性面よりも)有するGaN層を特徴とすることができた。 更に、以下に詳述するように、N極性ドナーからの単一層転写工程を含むプロセスにより 、有益条件下で追加のGaN成長に利用できる露出Ga極性面が得られる。c面(Ga極 性面)GaN材料のMOCVDプロセスは比較的容易であり、総じて経験値及び品質が高 いことから、マイクロLEDデバイスの実施形態の多くはこの特定の配向及び面で作製さ れるものとして記載されるが、本発明は、この選択のGaNに制限される、更には特にG aNに制限される、とみなされるべきではない。その他の結晶配向、及び更にはGaP、 GaAs及びInGaP結晶などのIIII/V族を、マイクロLED放出源として使用で きる。代替的なIIII-V族材料を使用する非ダウンコンバージョン(非蛍光体)LED 構成の例を、以下により詳細に記載する。

[0016]

ー実施形態によると、GaNドナープロセスシーケンスを使用して、後続のマイクロLEDプロセスに適合する高品質GaN膜の供給源として作用し得る2種類のc面ドナー基板を合成する。1種類はGa極性面を有するドナー基板であり、もう1種類は、N極性面を有するドナー基板である。

【 0 0 1 7 】

1つの製造法を図1C~図1Dに例示する。図には、ドナーワークピース100が提供 されている。このドナー成長支持基板は、上層の高品質GaN材料上の成長に適合する特 性(例えば、格子定数、熱膨張係数)を備える。ドナーワークピース100は、その上に 成長又は接合したエピタキシャル成長シード層101を有する。シード層101の例とし ては、限定するものではないが、バルクGaN、サファイア層、AlN、SiC、及び単 結晶シリコン - 例えば(111)が挙げられる。様々な下層材料の上へのGaN成長を記 載した以下の仮特許出願は、参照によりその全体があらゆる目的で援用される:特許文献 1(2016年8月2日出願)、及び特許文献2(2016年8月22日出願)。 【0018】

特定の実施形態によると、ドナー成長支持基板材料は、 G a N 材料に適合する熱膨張係数(CTE)を有するように選択されてもよい。想定される基板材料の候補の具体例としては、 A 1 N、ムライト等が挙げられる。実施例の表を以下に示す。

10

材料	СТЕ
GaN	5. $5 \times 10^{-6} \mathrm{K}^{-1}$
多結晶A1N	5. $4 \times 10^{-6} \mathrm{K}^{-1}$
ムライト $(3A1_2O_3 \cdot 2SiO_2)$	5. $5 \times 10^{-6} \mathrm{K}^{-1}$

[0020]

10 図1Dに示すように、ドナー基板の上のシード層の露出面を加工することで、高品質G aN材料の厚さ102を追加できる場合がある。GaN材料の厚さの追加(不随する基板 及び/又は誘電性材料あり又はなしで)は、最終的に、より大きな光電子デバイス構造(マイクロLEDなど)に組み込まれてもよい。

(8)

[0021]

ベース基板上に成長したGaNの臨界厚さh。を、正味差CTE不整合を用いて計算す るための一般的方法は、薄膜を座屈によって離層するための臨界エネルギー放出速度を用 いる。このような方法は、非特許文献3に説明されており、当該文献の全体を参照により あらゆる目的で本明細書に援用する。

20 熱的不整合発生膜応力を駆動エネルギー(=E 、式中、E=ヤング率、 = C T E 不整合、及び = 温度差)として使用して、この駆動エネルギーを、膜亀裂 / 離層の開始を特徴づける臨界厚さと連係する式は、次式である:

[0023]

 $G = 0.5(1 - {}^{2})^{2}h/E$ (1)

[0024]

式中、 G はエネルギー放出速度であり、 は熱的不整合発生膜応力であり、 h は膜厚で あり、Eはヤング率である。

[0025]

座屈の開始時点で、エネルギー放出速度はGaN膜の臨界エネルギー放出速度以上とな 30 るであろう。この臨界エネルギーG。は、約2J/m²である。この条件で、式(1)を次 のように書いて、臨界厚h。を解くことができる:

 $h_c = 2 E G_c / ((1 - 2)^2)$ (2)

GaNについてE=300GPa、材料パラメータについて =0.38、成長温度と 室温との間の温度差として =1000 を使用すると、0.2ppm/ () C T E 不整合は、 6 0 M P a の膜応力を生じ、多結晶 A 1 N 基板上に最大で約 3 8 0 μ m の GaN厚さを亀裂なく得ることができる。これは、マイクロLEDなどの用途向けのGa N デバイステンプレートを製造するための、後続の層転写に実用的なドナーシード基板と みなすのに十分な厚さのGaN膜である。

【0028】

ドナープロセスシーケンスの記載は、単結晶シードGaN層を含むワークピース上に追 加材料を形成して、多層構造を形成することに焦点を合わせるが、これも必須ではない。 代 替 的 実 施 形 態 に よ る と 、 追 加 材 料 が ワ ー ク ピ ー ス 上 に 存 在 し 得 る 。 か か る 追 加 材 料 の 一 例 は 単 結 晶 S i C 、 (1 1) シ リ コ ン 、 単 結 晶 及 び 金 属 膜 で あ り 、 当 該 材 料 は G a N ヘ テロエピタキシャル成長のシード層として機能し得る。

[0029]

図2は、本発明の実施形態によるGa極性面ドナー構成の一般的構造を示す。この特定 の実施形態では、ドナー成長支持基板ワークピースは、シリケートスピンオングラス又は 酸化物などの任意選択の充填層2001、非晶質シリコンなどの任意選択のエッチ保護層

40

2002、酸化物接合層などの接合 / 剥離層 2003、非晶質シリコンなどの別の任意選 択のエッチ保護層 2004、及びシリコン(111)などのシード層 2005を保持する 多結晶 A 1 N 基板 2000を含んでもよい。酸化物接合層 2003は、例えば、約200 ~400 n mの厚さを有してもよい。

[0030]

酸化物接合層2003及び任意選択のエッチ剥離保護層2004に接合しているのは、 単結晶シリコン層2005である。この単結晶シリコン層は(111)結晶面配向を有し 、約0.1~0.5°の間の意図的なオフ角を有してもよい。

[0031]

単結晶シリコン層は、約100~200nmの厚さを有し得る。当該層は、層転写プロ ¹⁰ セス(例えば、ある実施形態では、本明細書に記載のような制御された劈開プロセス)を 用いて、高品質インゴットからの分離によって、テンプレート基板上に形成されてもよい 。その他の層転写プロセス、例えば全体的に適用される熱的劈開層転写プロセスであるS oitec S.A.のSMART-CUT(商標)プロセス又はCanon Inc. のELTRAN(商標)プロセスも有効である。

 $\begin{bmatrix} 0 & 0 & 3 & 2 \end{bmatrix}$

想定される一実施形態では、AlNの薄層は、今度は単結晶シリコン層の上にGaN成 長前駆体層2006として形成される。このAlN層は、MOCVDによって約100~ 200nmの厚さに形成される。シリコンキャップすると、上記層は、その後成長するG aNバルク成長シード層の前駆体層として機能する。高品質GaN成長を促進する役割を 果たすその他の低温核形成層組成物も使用できる。非特許文献4は、参照によりあらゆる 目的で本明細書に援用される。

20

30

[0033]

特に、GaNシード層はA1Nキャップ層の上に重なってもよい。このGaNシード層は高品質で成長してA1N層の上に重なり、MOCVD技法も使用する。この実施形態では、いずれの層もGaN成長前駆体層2006を形成する。

【0034】

ワークピースによって付与される高品質GaN層の表面は、次に、実質的な厚さを達成 するための追加のGaN材料成長のテンプレートとして機能する。更なる高品質GaN材 料2007は、LPE及び / 又はHVPEなどの技法を使用して、GaNシード層を超え る厚さまで成長する。

【0035】

特定の実施形態では、LPEによって成長した追加の高品質GaN材料は、欠陥密度が約1×10⁶~5×10⁷ cm⁻²になると予想される。いくつかの実施形態によると、HVPEによって成長した追加の高品質GaN材料は、欠陥密度が約1×10⁶~1×10⁷ cm⁻²になると予想される。

【 0 0 3 6 】

多層ワークピースは、次に、電子デバイス(LED、マイクロLED及びパワーエレクトロニクスデバイス)に組み込もうとする高品質GaN層の分離のためのドナーとして機能し得る。これは、以下に詳述するように、連続的注入及び制御された劈開によって達成されて、分離されたGaN層を生成し得る。

【 0 0 3 7 】

いくつかの実施形態では、分離されたGaN層は自立していてもよい。他の実施形態では、分離されたGaN層は、一時ハンドル基板又は永久標的基板に接合されてもよい。 【0038】

多結晶 A 1 N 上の(111)単結晶シリコンは、その上層の成長 G a N との良好な C T E 整合をもたらす。表 1 を参照すると、 C T E 整合は、多結晶 A 1 N ベース基板によって 支配され、約0.2 p p m / になるであろう。これにより、数百ミクロンの追加 G a N が亀裂なく成長できるようになる。単結晶シリコンは、上層の成長 G a N とも、使用可能 な格子整合(約17%)をもたらす。

【 0 0 3 9 】

しかし、(111)単結晶シリコン以外の材料は、GaNとの格子間隔において、より 緊密なアライメントを提供し得る。かかる材料の一例は、シード層2005の単結晶炭化 ケイ素(SiC)である。

(10)

【0040】

単結晶 S i C は、 3 C 、 4 H 、 及び 6 H などの様々な形態で入手できる。 4 H S i C 形態は、 G a N に近い格子整合(約 4 %)をもたらす。当然、 3 C 、 6 H 、又はその他の S i C ポリタイプも、様々な実施形態に従って利用できる。

【0041】

したがって、GaNシードワークピースの代替的実施形態は、接合層2003及びその 他の可能な中間層を通じて下層のA1N基板2000に接合した4H SiC層を特徴と する。当該接合層は、例えば、スピンオングラスが挙げられるがこれに限定されない酸化 物接合層であってもよい。この場合も、MOCVD A1N層は、MOCVD GaNシ ード層の前駆体層として機能することができ、当該シード層は次に、LPE及び/又はH VPE技法を用いてシードテンプレートワークピース上に成長され得る厚化GaNのため のテンプレートとして機能する。

[0042]

この特定の実施形態のA1N前駆体は、任意選択であってもよいことに注意されたい。 他の低温核形成層は、層自体に応じて代替的に選択されてもよい(なしの場合もある)。 【0043】

4 H型SiC層は、制御された劈開によって、バルク基板から形成されてもよい。ここで、制御された劈開プロセスは、バルクSiC材料に粒子を注入し、その後約600~900の高温に曝す工程を含んでもよい。4 H型SiCで劈開領域を形成するための代表的な粒子注入条件は、注入温度300 で5~10×10¹⁶H+/cm²、及び180k eVのプロトンエネルギー、800~900 で約2時間のアニールにより、SiCの劈開及び転写を達成する。非特許文献5は、参照によりあらゆる目的で本明細書に援用される。

[0044]

S i C の劈開に伴う過度に高い熱履歴(接合基板の破断を生じる高いアニール温度及び /又は非実用的に長いアニール時間)へのシードワークピースの曝露を低減するため、接 合及び劈開の前に注入した(4H又はその他のポリタイプの)SiCバルクインゴットを 熱エネルギー処理することが可能である。この追加の熱曝露は、SiCバルクインゴット と注入によって形成された劈開領域の上に重なる残りのSiC材料との間の接合を弱める アニール及び / 又はレーザー処理の形態をとってもよい。接合の熱履歴を低下する目的は 、標的基板へのSiC膜の層転写を接合対の破断なく実施できるようにすることである。 注入されたSiCドナー基板は、例えば、特許文献3及び / 又は特許文献4に記載されて いる方法を用いて熱的にアニールして、接合対劈開熱履歴を低下させることができ、上記 特許文献はいずれも、その全体を参照によりあらゆる目的で本明細書に援用する。膨れ不 足レベルの熱的アニーリングが有効であると考えられる。一例として、温度を、膨れを生 じるために必要な温度よりも約25~50 低いレベルに下げることは、接合後アニール 熱履歴の制限に有効であろう。

【0045】

プロセスの別の可能な実施形態は、層転写された単結晶サファイア(A1₂O₃)の薄層 を、初期シード層2004として使用する。テンプレートワークピースは、酸化物接合層 2003並びにその他の存在し得る中間層を保持するA1N基板2000を備える。酸化 物接合層は、例えば、約200~400nmの厚さを有し得る。

【0046】

酸化物接合層1003に接合しているのはサファイア層2005である。このサファイ ア層は、所望の格子整合をもたらすためにc-cut配向を有してもよい。しかし、acut、m-cut、及びr-cut配向材料など、他の形態の単結晶サファイアが知ら 20

れており、潜在的に使用できる。

【0047】

サファイア層は、約0.1~5µmの厚さを有してもよい。上記層は、本明細書に記載のような制御された劈開プロセスを用いて、高品質インゴットからの分離によって、テン プレート基板上に形成されてもよい。

[0048]

エピタキシャル成長したA1Nの薄層は、次に、単結晶サファイア層上に形成される。 このA1N層は、MOCVDによって約50~200nmの厚さに形成される。

サファイアキャップすると、AIN層は、その後形成されるGaNシード層の前駆体層として機能する。

【0049】

10

GaNシード層は、AlNキャップ層の上に重なってもよい。このGaNシード層は高品質で形成されてAlN層の上に重なり、MOCVD技法も使用する。

【 0 0 5 0 】

多結晶 A 1 N (P - A 1 N)の c 面 G a N との C T E 不整合は、G a N とサファイアとの間の C T E 差よりも低いことに注意されたい。P - A 1 N の熱伝導性も、サファイアよりも実質的に高い。これは、テンプレートワークピース内に生じる熱勾配を小さくし、加工中の温度均一性を向上する。

[0051]

ワークピースによって付与される高品質 G a N 層の表面は、次に追加の G a N 材料を成 20 長して、相当な厚さを達成するためのテンプレートとして機能する。高品質 G a N 材料は 、LPE及び/又はHVPEなどの技法を使用して、 G a N シード層を超える厚さまで成 長する。

[0052]

層転写されたサファイア層の使用で予想される効果の1つは、サファイアとその上に成 長したGaNとの間に多少(約13%)の格子不整合が存在するが、ドナー成長支持基板 2000のCTE整合は、なおも厚いGaN成長に有利だということである。更に、Ga N用成長表面としてのサファイア使用は十分に研究されており、例えば、上記参照により 援用されるPinningtonらの論文に記載されている。

【 0 0 5 3 】

要約すると、実施形態は、(111)Si、N型SiC、及び / 又はサファイアなどの CTE / 格子適合材料を組み込むことによって、高品質GaN材料を含むドナーワークピ ースの形成を可能にする。制御された劈開プロセスにより、これらのCTE / 格子適合材 料を、大きな直径(例えば > 2 ")のバルク材料から分離することができ、それによって 上層の成長GaNが同一の対応する大きな面積を示すこともできるようになる。これらの 基板は、次に、LED、マイクロLED、パワーエレクトロニクス及びRF-GaNなど のGaNベースのデバイスの製造に使用できる。これは絶縁性又は導電性のベース基板上 に、大きな直径(4 "~12")で経済的に製造できる。

【0054】

ワークピース用及び追加層用のいずれの材料の選択も、追加層が経験する応力 / ひずみ 40 の特徴決定において役割を果たし得る。例えば、ワークピース / 追加層の選択は、当該層 間の熱膨張係数における相対的不整合も決定する場合があり、それは次に、ある温度範囲 にわたって追加層内に生じる極性及び応力 / 歪みの大きさの両方に寄与し得る。上記を鑑 みて、ワークピース及び / 又は追加層材料を、様々な加工工程にわたって追加層内の所望 層の応力 / 歪みを達成するように、慎重に選択することができる。

[0055]

特定の実施形態において、二酸化ケイ素又はA1N層を、スパッタリング又はPECV Dによって適用でき、任意選択的に注入工程の前に高密度化できる。膜又は積層膜が適用 される場合、選択されたエネルギーにおける注入が所望の劈開深さでバルク内に侵入でき るように、その全層厚が制限されていてもよい。当然、他の変形、修正、及び代替法も存

在し得る。

[0056]

以前のドナープロセスシーケンスは、露出したGa極性面を有する厚化ドナーを生じる 。露出Ga極性面を有する最終的なデバイス成長層を作製するために、図1の二重層転写 シーケンス1050を使用してもよい。Ga極性面ドナー1001が1×10⁶cm⁻²の オーダーの低TDDを有する事前に成長したGaNドナーを使用して作製された場合、こ の厚化GaNドナー1005をそのベース成長支持基板1002から剥離して、N極性面 が露出した新たな支持基板1007上に実装することができる。このN極性ドナー基板は 、低い貫通転位密度(TDD)を有し、より経済的となる可能性のある単層転写シーケン ス1060を可能にする。

[0057]

上に開示するように、様々な実施形態は、追加材料の添加に伴い成長材料のTDDが低 下するという特徴を活用する。これは、マイクロLED構造への組み込みに対する追加の 成長材料の適性を向上する。

.具体的には、図 3 は、転位密度を、サファイア上に成長した G a N 材料の厚さに対して プロットしたものである。図4は、SiC上に成長したGaN材料の転位密度を厚さに対 してプロットしたものである。図4は、SiCシード層の成長厚さよりも実質的に高いT DD低下率を示す。これにより、SiC-GaN構造をマイクロLED構造として直接使 用することが実用的となり得る。以下により詳細に記載するこの方法では、SiC層は最 初に好適な成長支持基板に接合され、数ミクロンのGaN成長(約1~3μm)後、LE D 多量子井戸構造は、約1~5×10⁶ cm⁻²のオーダーの低TDDを有するGaN上に 成長し得る。この方法は永久的なマイクロLED集積構造を形成できるが、それを、パタ ーニングされた個片化可能なマイクロLED構造として使用する場合、SiC-ドナー成 長基板接合層が剥離層として機能し得る。

[0059]

図2の(B)部分を参照すると、N極性ドナー基板を製造するための1つの操作は、前 の成長支持基板2000を分離すること、及び新たな支持基板2009及び接合層200 8の上に、GaN2007を、N極性面を上にして再実装することを含む。これは、図2 の G a N 材 料 2 0 0 7 を、 接合 / 剥離 層 2 0 0 3 の化学エッチングによって G a 極性アセ ンブリから分離することによって実施できる。この層が二酸化ケイ素である場合、フッ化 水素酸(HF)を有効な二酸化ケイ素エッチング剤として使用できる。N極性GaN及び 成長支持基板を損傷から保護するため、非晶質シリコン(a-Si)の薄層を接合剥離層 の両側に配置して、エッチストップ(層2002及び2004)として作用させてもよい 。特定の実施形態のように、シード層がシリコン(111)である場合、層はこの機能を 自然に発揮し、接合/剥離層の当該側に追加のHFエッチストップ層2004は必要ない

[0060]

図 1 に 戻 る と 、 N 極 性 ド ナ ー 基 板 1 0 0 6 に 想 定 さ れ る 別 の 利 点 (1 工 程 層 転 写 シ ー ケ ン ス 1 0 6 0 が 可 能 で あ る こ と 以 外) は 、 劈 開 後 N 極 性 の 表 面 を 別 の 層 転 写 シ ー ケ ン ス 用 にリフレッシュすることが比較的容易に行えることである。Ga極性面は化学的に非常に 硬く、比較的研磨しにくいことは周知である。対照的に、N極性面は化学的により弱く、 はるかに少ない時間と労力で、研磨して別の層転写が可能な状態にすることができる。 [0061]

ここで詳述するのは、単層及び二重層転写プロセスシーケンスにおけるドナープロセス シーケンスの使用であり、これは例えば、図2の(B)部分に示すような高品質成長Ga N材料を組み込むマイクロLED構造の製造に有用となり得る。具体的には、特定の実施 形態は、電子デバイスに使用される材料の層(例えば、光電子デバイス用のGaN)を、 ドナーから転写先基板に転写する。 [0062]

20

10

40

層転写プロセスシーケンス

[0063]

マイクロLED構造の製造方法の実施形態は、ドナー形成(GaN、シリコン(111)、SiC、サファイア、又はその他の好適なGaN成長シード層を積層し、その後Ga Nバルクを厚化することによって経済的なGaN材料供給源を製造する)及び最終的な剥 離可能又は永久製品の両方に層転写プロセスを用いて、剥離可能又は永久的なマイクロL ED成長テンプレートを作製する。続く例では、Ga極性GaNドナーを使用し、次の2 つの主要プロセスシーケンスを用いてマイクロLED成長テンプレートを作製する:1つ は、Ga極性ドナーを2工程層転写プロセスシーケンスで使用し、もう1つは、N極性ド ナーを2工程層転写プロセスシーケンスで使用する。いずれの場合も、結果として、後続 のマイクロLEDディスプレイ製造用加工のために標的基板上に接合されたGa極性最終 GaN層が得られる。しかし、厚さ数ミクロンのマイクロLED GaN成長のためのへ テロエピタキシャル成長シード層として作用できるSiC層の転写など、他の実施形態が 可能であることは理解されるべきである。

(13)

[0064]

図 5 A ~ 図 5 E は、2 工程層転写プロセスシーケンスを用いたG a 極性G a N ドナー基板を示す。図 5 A は、粒子 5 0 8 の注入に曝露された追加の成長材料のG a N 露出面 5 0 6 を示す。この注入の結果、表面下劈開領域 5 1 0 が生成し、それに沿って追加材料の層の転写が起こり得る。

【0065】

図5Bは、注入されたドナーが、接合/剥離層515を用いて転写基板512に接合及 び実装されることを示す。得られたアセンブリは、次に、制御劈開又は熱誘導劈開プロセ スなどの方法を用いて劈開される。

【 0 0 6 6 】

図5Cは、2工程層転写プロセスの中間状態を示し、ここではN極性面が露出している。表面研磨、エッチング又はその他のコンディショニングを、任意でN極性GaN表面に施し、その後、図5Dに示すように、接合層516の調製及び標的基板517への基板アセンブリの転写を実施する。

【0067】

第2の転写工程は、別の劈開を含まず、単に初期の転写基板への剥離可能な接合に続く ³⁰、標的基板への接合である。転写プロセス(2段階プロセスを含む)に関する更なる詳細は、2016年6月17日出願の特許文献5に記載されており、当該特許の全体を参照によりあらゆる目的で本明細書に援用する。

[0068]

転写基板 5 1 2 の剥離後、図 5 E は、(i)標的基板 5 1 7 、接合層 5 1 6 、及びG a N層 2 1 4 を有する最終的な層転写アセンブリを示し、そのG a 極性面は露出している。 【 0 0 6 9 】

上記説明は、2工程層転写プロセスシーケンスを示す。一般的に、N極性ドナー基板で 開始して、Ga面標的基板アセンブリの作製に1工程層転写プロセスシーケンスしか必要 としないことで、このプロセスシーケンスを単純化することができる。 【0070】

N 協姓 ビナ _

N極性ドナーの場合、図2を参照すると、表面2010は、開始深さ2011付近から 始まる(数ミクロンのGaNを除去する研磨及び/又はコンディショニング工程を考慮に 入れる)。シード層が、例えば、c面サファイア又はシリコン(111)である場合、こ のGaN材料は、シード層に最も近い点であることから、潜在的に非常に高いTDDレベ ルを有する。一例として、図3から、サファイアを使用した場合のTDDレベルは1×1 0⁹ cm⁻²を超えると予想される。この問題は、より低いTDD(約2~3×10⁶ cm⁻²)のGaNを、図2のシード層2005として転写することによって緩和できる。この「 第2世代の」GaN層は、図1においてプロセスフロー1010(新たなドナーGaNシ ード層)としても表示されている。その後、バルク成長2007(図2)又は1005(10

図1)は、おおむね開始GaNのTDDレベル以下である。図2のフリップ及び接合プロ セスの後、N極性ドナー基板を作製するための成果物は、シード層1010以下のTDD レベルを有するであろう。この新たなドナーGaNシード層プロセス1010は、連続す るGaN成長 / 層転写 / 再成長世代で無限に繰り返して、更に低いTDDレベルを得るこ とができる。本質的に、図5及び図6のプロセスは、以前の(図5E又は図6C)テンプ レート上に作製されたバルクGaN成長から作製されたGaNシード材料を用いて繰り返 される。このような連続的プロセスサイクル(バルクGaN成長「世代」)は、各GaN バルク成長世代の凝集GaN厚がより大きいために、より低いTDDレベルを有する。例 えば、図3を参照すると、c面サファイアシード層(世代0)から500μmの第1のバ ルク成長は、TDDレベルを約1×10¹⁰ cm⁻²から約1×10⁷ cm⁻²へと低下する。 2 工程プロセスシーケンス(図 5 A ~ 図 5 E)を用いた、最上部の G a N 層で出来たテン プレートからの更に500μmのバルクGaN成長により、合計有効厚2×500μm又 は1mmに等しいTDDレベルが得られる。図3を参照すると、この世代1テンプレート で予想されるTDDレベルは、約3×10⁶ cm⁻²であろう。全厚3mm(世代5)で、 TDDレベルは1×10⁶ cm⁻²未満に低下する。この連続的テンプレート再使用及びG a N 厚化による T D D レベル低下及び G a N 品質向上は、実施形態がもたらす別の態様で ある。特定の世代のテンプレートのGaN厚さが多数の連続的層転写サイクルによって消 耗された場合、追加のバルクGaN厚化を行うことができる。しかし、TDDレベルは大 きく変化すべきではない。

【0071】

ここで、各種実施形態の様々な態様を記載する。ドナー基板及び / 又はシード層は、使 用しようとする形態のGaNに適合する格子及び/又はCTE特性を有してもよい。想定 される基板材料の候補は、多結晶A1N及びムライトを含む。

[0072]

バルクGaNは、極性又は非極性GaNの結晶であってもよい。特定の実施形態では、 バルクGaN(及び/又は基板)は、2"ウェハであってもよいが、任意の特定のサイズ 又は寸法に限定されない。

基板は、転写されたGaNを受容するように作製してもよい。これは、酸化物接合層の 形成を含んでもよい。接合しようとするバルクGaNの表面を、追加されたか又は接合工 程への適性を増すための加工された接合層を有するように処理してもよい。

[0074]

特定の実施形態では、接合層は、酸化条件への曝露によって形成できる。いくつかの実 施形態では、この接合層は、例えば、スピンオングラス(SOG)、又はその他のスピン オン材料(例えば、ダウコーニングのXR-1541水素シルセスキオキサン電子ビーム スピンオンレジスト)としての酸化物、及び / 又はプラズマ援用化学気相成長法(PEС VD)又は酸化物スパッタリング技法によって形成されたSiO2の添加によって形成さ れてもよい。

[0075]

特定の実施形態では、注入粒子は、表面下劈開領域を形成するための水素イオンである 。いくつかの実施形態では、この劈開領域は、バルク材料の表面下約10~20µmの深 さに存在してもよい。他の実施形態では、劈開領域は、バルク材料の表面下0.05~2 µmの深さに存在してもよい。

【0076】

o

劈開領域の形成は、標的材料、標的材料の結晶配向、注入粒子の性質、注入のドーズ、 エネルギー、及び温度、並びに注入の方向などの要因に依存し得る。このような注入は、 いずれもその全体が参照により本明細書に組み込まれる以下の特許出願に関連して詳細に 記載される1つ又は複数の特性を有してもよい:特許文献6;特許文献7;特許文献8; 特 許 文 献 9 ; 特 許 文 献 1 0 ; 特 許 文 献 1 1 ; 特 許 文 献 1 2 ; 特 許 文 献 1 3 ; 特 許 文 献 1 4 20

30

[0077]

特定の実施形態では、MeV範囲で比較的高いH+プロトン注入エネルギーを用いて形成された劈開領域を用いることにより、ドナー注入表面の材料の厚みがバルク材料から劈開される。これにより、約10~20μmの厚みを有する半導体材料の分離層が作製される。接合層転写を用いる他の実施形態において、より薄い0.05~1μmの劈開層を使用してよい。このような厚みを有するGaN劈開膜を作製するため、約5~180keVの、より低いH+プロトン注入エネルギーを使用することができる。例えば、40keVのH+プロトンエネルギーでは、約0.25μmの厚みを有するGaN劈開膜が作製される。H₂+もこの注入工程に利用できることが理解される。このような場合、ドーズ率は倍増するが、有効H+エネルギーは半減する。例えば、80keVのH₂+注入では、40keVのH+注入と同じ分離層の厚み(範囲)となり得る。しかし、ドーズ率は、同じ注入電流のH+ドーズ率の倍になるであろう。

10

[0078]

接合は、基板の酸化物保持表面を、バルクGaNの注入面と接触させた後、加熱することによって実施されてもよい。この時に、接触研磨、プラズマ処理及び接合前洗浄などの他の動作を実施してもよい。

【0079】

劈開は、様々な形態のエネルギーの適用を用いて実施してもよく、上記参照により援用 される特許出願のいずれかに開示された特性の1つ以上を示してもよい。特定の実施形態 では、この劈開は、注入されたバルク材料を入れた高圧室において、静止ガスの形態で付 与される圧縮力を利用して実施してもよい。特定の実施形態による劈開を実施する様々な 形態のエネルギーの適用は、参照によりあらゆる目的で本明細書に援用される特許文献4 にも記載されている。制御されていない熱的劈開も利用できる。

 $\begin{bmatrix} 0 & 0 & 8 & 0 \end{bmatrix}$

更なる工程は、ドナー又はシードGaN層の表面の処理を含んでもよい。このような処理は、露出面の粗さを低下し、高品質GaNの添加への適性を増す。表面処理は、熱処理、化学処理及び/又はプラズマ処理を含み得る。

【0081】

上記の工程のシーケンスは、本発明の特定の実施形態に従う方法を提供する。他の方法 も提供でき、その場合、複数の工程が追加されてもよく、1つ以上の工程が除かれてもよ く、又は1つ以上の工程が異なるシーケンスで提供されてもよい。例えば、代替的実施形 態では、ドナーはそれ自体が接合材料を含んでもよく、粒子注入は、その接合材料の形成 の前又は後に実施されてもよい。

[0082]

様々な実施形態は、接合 - 剥離システムの使用を伴ってもよく、その場合、GaNシード層及び基板は後で分離される。このような接合及び剥離アプローチの更なる説明は、参照によりあらゆる目的で本明細書に援用される、2016年6月17日出願の特許文献15に記載されている。

[0083]

表面処理(例えば、研磨、アニーリング及び/又はキャップ層形成を含む)は、エッチ 40 ングプロセスも含み得る。エッチングプロセスの例としては、プラズマエッチング、及び /又は化学エッチングが挙げられるが、これに限定されない。化学支援イオンビームエッ チング(CAIBE)は、化学エッチングの種類の一例である。湿式化学エッチングは化 学エッチングの別の例である

[0084]

上記の工程のシーケンスは、本発明の特定の実施形態に従う方法を提供する。他の方法 も提供でき、その場合、複数の工程が追加されてもよく、1つ以上の工程が除かれてもよ く、又は1つ以上の工程が異なるシーケンスで提供されてもよい。例えば、代替的実施形 態では、基板接合は、劈開後に実施されてもよく、この劈開は、基板に接合する自立膜を 生じる。

50

[0085]

用途に応じて、特定の実施形態では、材料の所望の深さまで注入するために必要なエネ ルギーを低下させ、好ましい実施形態による材料領域への損傷の可能性を低減するために 、一般的に、より低質量の粒子が選択される。すなわち、より低質量の粒子は、粒子が通 過する。例えば、より低質量の粒子(又はエネルギー粒子)は、荷電した(例えば、正 又は負)及び又は中性の原子若しくは分子、あるいは電子など、いずれでもよい。特定の 実施形態では、粒子は実施形態に応じて、水素及びその同位体のイオン種、ヘリウム及び その同位体並びにネオンなどの希ガスイオンなどのイオンを含む中性又は荷電粒子である ことができる。粒子は、ガス(例えば水素ガス)、水蒸気、メタン、及び水素化合物など の化合物由来、及び他の低原子質量粒子でよい。あるいは、粒子は上記粒子の任意の組み 合わせ、及び又はイオン、及び又は分子種、及び又は原子種でもよい。粒子は一般的に、 表面を貫通して表面下の選択された深さに達するのに十分な運動エネルギーを有する。 【0086】

(16)

例えば、水素を、例えばGaN表面に注入された種として用い、注入プロセスを特定の ー組の条件を用いて実施する。水素の注入ドーズは約5×10¹⁶~約5×10¹⁷ atom s/cm²の範囲であり、好ましくは注入された水素のドーズは約2×10¹⁷ atoms /cm²未満であり、約5×10¹⁶ atoms/cm²未満であってもよい。光電子用途に 有用な厚膜形成の場合、注入エネルギーは約0.5 MeV以上から約2 MeVまでの範囲 である。ある接合基板の実施形態において、注入エネルギーは500 keV未満、例えば 5~180 keVであってもよい。注入温度は、摂氏約-50~約+500 度の範囲であ り、摂氏約100~500 度でもよく、注入されたGaN材料から水素イオンが拡散する のを防ぐため、好ましくは摂氏約700 度未満である。当然、使用するイオンの種類及び プロセス条件は用途によって決まる。

[0087**]**

効果的に、注入された粒子は、選択された深さで基板又はバルク材料の上面に平行な面に沿って、応力を加えるか、又は破壊エネルギーを低減する。エネルギーはある程度、注入種及び条件によって決まる。これらの粒子は選択された深さで基板又はバルク材料の破壊エネルギー準位を低減する。これにより、選択された深さで、注入された面に沿った制御された劈開が可能になる。注入は、すべての内部位置で基板又はバルク材料のエネルギー状態が不十分である条件下で実施して、基板又はバルク材料において、不可逆的な破砕(すなわち、分離又は劈開)を開始することができる。しかしながら、注入は、一般的に基板又はバルク材料に、ある量の欠陥(例えば、微小欠陥)を引き起し、当該欠陥は、例えば熱アニーリング又は急速熱アニーリングなどの後続の熱処理によって、通常は少なくとも部分的に修繕され得ることに注意すべきである。

[0088]

任意に、具体的な実施形態は、注入プロセス後に熱処理プロセスを含んでよい。具体的 な実施形態によると、本方法では摂氏約150~約800度の範囲の熱プロセスをGaN 材料に用いる。一実施形態では、熱処理は、伝導、対流、放射、又はこれらの技法の任意 の組み合わせを用いて実施できる。高エネルギー粒子ビームも、熱エネルギーの一部を提 供でき、かつ外部熱源と併用して所望の注入温度にすることができる。特定の実施形態で は、高エネルギー粒子ビーム単独で注入に望ましい熱エネルギー全体を提供し得る。好ま しい実施形態では、後続の劈開プロセスのため、処理プロセスを行って劈開領域を乾燥さ せる。当然、他の変形、修正、及び代替法も存在し得る。

[0089]

具体的な実施形態は劈開開始工程を含んでよく、その際いくらかのエネルギーを劈開部 分に適用して劈開を開始する。以下に詳細に述べるように、この劈開開始は、異なる特徴 を有する異なる種類のエネルギーを適用することを含むことができる。

[0090]

更に、本発明は、薄膜に対する制御された劈開プロセスの間、比較的低い温度を使用し 50

30

て、他の実施形態による分離された膜、ドナー、又は多材料膜の温度偏位を低減する。こ の低温法により、材料及びプロセス(例えば、実質的に異なる熱膨張係数を有する材料の 劈開又は接合など)の許容範囲が大きくなる。他の実施形態では、本発明は、基板中のエ ネルギー又は応力を、劈開開始エネルギーよりも低い値となるように制限する。これは一 般的に、ランダムな劈開開始の部位又は劈開前面を生成する可能性を排除する。これは、 既存技法でしばしば生じた劈開損傷(例えば、ピット、結晶欠陥、破損、亀裂、段、空隙 、過度の粗さ)を低減する。更に、実施形態は、既存技法と比較して、必要な応力又は圧 力効果よりも高いことで生じる損傷、及びエネルギー粒子により生じる核形成部位を低減 することができる。

【0091】

具体的な実施形態において、GaN及び標的基板は、低温熱工程を用いて結合又は溶融 される。一般的に、低温熱プロセスは、注入された粒子が材料に過度の応力を加えないこ とを確実とし、これにより制御された劈開動作を生じることができる。一態様では、低温 接合プロセスは自己接合プロセスによって起こる。具体的には、1つのウェハをストリッ ピングしてそこから酸化を除去する(すなわち1つのウェハは酸化されない)。洗浄溶液 でウェハ表面を処理して、ウェハ表面にO-H結合を形成する。ウェハ洗浄に使用する溶 液の例は、H₂O₂-H₂SO₄混合物である。乾燥機でウェハ表面を乾燥して、ウェハ表面 から残留液体又は粒子を除去する。自己接合プロセスは、酸化したウェハの面に対して洗 浄したウェハの面を配置することによって起こる。

【0092】

あるいは、自己接合プロセスは、プラズマ洗浄により接合されたウェハ表面の一方を活 性化することによって生じる。具体的には、プラズマ洗浄は、アルゴン、アンモニア、ネ オン、水蒸気、窒素、及び酸素などの気体から誘導されるプラズマを用いてウェハ表面を 活性化する。活性化されたウェハ表面を、他のウェハの面に対して配置し、当該ウェハは その上に酸化のコーティングを有する。ウェハは、露出したウェハ面を有するサンドイッ チ構造である。選択された量の圧力をウェハの各露出面に加え、1つのウェハを他のウェ ハとの自己接合をさせる。

【0093】

ウェハを接合してサンドイッチ構造にした後、本方法は、制御された劈開動作によって 基板材料を除去して、標的基板上の界面層(複数可)の上に重なる基板の薄膜を得る工程 を含む。制御された劈開は、ドナー及び / 又は標的ウェハ上への、選択的エネルギー配置 又はエネルギー源の標的設定によって起こる。例えば、エネルギーインパルス(複数可) を使用して、劈開動作を開始できる。インパルス(単数又は複数)は、エネルギー源を用 いて提供され、エネルギー源としては、とりわけ、機械的エネルギー源、化学的エネルギ ー源、ヒートシンク又は熱的エネルギー源、及び電気的エネルギー源が挙げられる。 【0094】

制御された劈開動作は、前述の技法又はその他のいずれかの方法によって開始される。 例えば、制御された劈開動作を開始するためのプロセスは、基板の選択領域にエネルギー を提供して、基板内の選択された深さ(z0)で制御された劈開動作を開始する工程を用 い、当該工程を行うと、劈開前面の伝播を用いて劈開動作が行われ、基板から除去しよう とする基板材料の一部を遊離させる。特定の実施形態では、この方法は、前述のように、 単一のインパルスを使用して劈開動作を開始する。あるいは、方法は、開始インパルスを 使用し、その後別のインパルス又は連続的インパルスを基板の選択領域に使用する。ある いは、方法は、基板に沿って走査するエネルギーによって持続される劈開動作を開始する ためのインパルスを提供する。あるいは、エネルギーは、制御された劈開動作を開始及び /又は持続するために、基板の選択された領域を横切って走査することができる。 【0095】

G a N 材料の膜の分離された表面は、粗く、仕上げが必要となる場合がある。仕上げは、研削及び / 又は研磨技法の組み合わせを用いて実施する。いくつかの実施形態では、分離された表面は、例えば、分離表面の下で研磨材を回転させるなどの技法を使用したラッ

10

20

ピング及び研磨工程により、欠陥又は表面粗さが除去される。Logitech Lim itedという会社(Glasgow,Scotland、英国)が製造した「PM5 lapping & polishing system」などの機械が、この技法を提 供することができる。

(18)

【 0 0 9 6 】

あるいは、化学的機械的研磨又は平坦化(「CMP」)技法で、膜の分離表面を仕上げ る。CMPでは、スラリー混合物は、回転盤に取り付けられた研磨面に直接滴下される。 このスラリー混合物は、スラリー供給源と連結したシュートによって、研磨面に移すこと ができる。スラリーは、多くの場合、アルミナ研磨粒子と酸化剤(例えば、次亜塩素酸ナ トリウム(NaOC1))又はアルカリ性コロイダルシリカを含有し、Logitech Limited社からSF1又はChemloxの商品名で販売されている。研磨剤は 、多くの場合、酸化アルミニウム、三酸化アルミニウム、非晶質シリカ、炭化ケイ素、ダ イヤモンド粉末、及びこれらの任意の混合物である。この研磨剤は、脱イオン水及び酸化 剤などの溶液中で混合される。溶液は、酸性であってもよい。 【0097】

この酸性溶液は、一般的に、研磨プロセス中、ウェハからの窒化ガリウム材料と相互作 用する。研磨プロセスは、好ましくは、非常に剛直なポリウレタン研磨パッドを使用する 。この研磨パッドの例は、Rodel製で、IC-1000の商品名で販売されているも のである。研磨パッドは、選択された速度で回転する。膜を有する標的ウェハを取り上げ たキャリアヘッドは、選択された力が膜に加わるように、選択された量の圧力を標的ウェ ハの裏面に加える。研磨プロセスは、選択された量の膜材料を除去し、後の加工のための 比較的平滑な膜面を提供する。GaNのN極性面とGa極性面のどちらが研磨されている かに応じて、スラリーを、好適な研磨粒子径及び研磨パッドと共に適切に使用してもよい 。例として、コロイドシリカをN極性面に、次亜塩素酸ナトリウムをGa極性面に用いて もよい。

[0098]

研磨以外に、及び / 又は研磨に加えて、高品質の単結晶 G a N バルク基板からワークピースに転写された後の G a N 層の表面状態の調製に使用することができる、他の表面調製の選択肢が多数存在する。この表面調製の目的は、注入又は劈開工程により損なわれるか又は損傷される可能性がある転写 G a N 層の結晶品質を回復することである。

a. 二酸化ケイ素またはAlNなどの保護キャップの有無によらない、炉内の熱アニール 工程。このキャップは、アニール温度と周囲気体条件に応じて必要である。b.1気圧の 窒素雰囲気下でのGaNの場合、GaNの分解温度は800~900 もの低温とするこ とができる。キャップ層を使用する場合、GaN結晶が分解することなく、アニール温度 を実質的に高くすることができる。c.GaN表面の限られた厚みを除去するプラズマド ライエッチングを行い、損傷した表面領域を除去し、高品質エピタキシャル成長を可能と する。d.GaN表面の限られた厚みを除去する湿式化学エッチングを行い、損傷した表 面領域を除去し、高品質エピタキシャル成長を可能とする。

e.エピタキシャルGaN成長前のMOCVD反応器におけるアニーリング及びエッチン グ。これはMOCVD反応器内においてインサイチュで行うことができることを除いて、 上記とa.と同様の技法である。

後続のエピタキシャル成長工程で十分な品質のGaN結晶が得られる場合、事前の表面調製なしで、劈開したままのGaN表面を使用することも当然可能である。本明細書及び図で言及するとき、「研磨」という語は、何らかの種類の表面処理を指してもよく、それは、具体的な実施形態に応じて、研磨を含んでも含まなくてもよい。

【0099】

上記記述はドナーGaNバルク材料に関するものであるが、他の材料を使用してもよい。例えば、ドナーは、ほとんどの単結晶、多結晶でもよく、あるいは発光するように作製できる非晶質型材料でもよい。更に、ドナーは、III/V型材料(ガリウムヒ素など) 又はIV族材料(シリコン、炭化ケイ素など)から作製されてもよい。多層基板は、Ga 10

20

(19)

N層基板、半導体基板上の様々な挟持層、及び多数の他の種類の基板を含んでもよい。 更に、上記実施形態は一般的に、制御された劈開動作を開始するためのエネルギーパルス の提供に関する。パルスは、制御された劈開動作を開始するため、基板の選択領域全体を 走査するエネルギーで置き換えることができる。

エネルギーは、制御された劈開動作を持続又は維持するため、基板の選択領域全体を走査 することもできる。様々な代替、変更、及び変形を使用できる。 【 0 1 0 0 】

結論として、特定の実施形態の範囲内に含まれる少なくとも以下の変形が記載される。 特定の実施形態では、様々な下層基板及び反射体 / バリア / 封入材層を、劈開を強化する ための裏打ち技術を含めて、使用してもよい。

いくつかの実施形態によると、ドナーは、GaN、Si、SiC、又は他の半導体材料を 含むことができる。劈開後、材料を、さらなる成長のために研磨 / 調製してもよい。 【0101】

マイクロLEDプロセスシーケンス

【0102】

中間接合層を有する標的基板に層転写されたGa極性面GaNの実施形態では、基板を 更に処理して、マイクロLEDディスプレイ製造に使用するための最終状態にすることが できる。標的基板材料の選択肢及び集積層の可能性を以下に更に説明する。

【0103】

図 5 及び図 6 の層転写プロセスシーケンスで作製されたマイクロLED成長層として、 20 c面Ga極性面GaNの実施形態を再度参照し、以下に、マイクロLED製品を製造する ための代替的な構成及びプロセスの選択を記載する。

[0104**]**

多数の構成で、図5E及び図6Cのアセンブリは、マイクロLEDデバイスのMOCV D成長テンプレートとして機能する。図7A~図7Dは、マイクロLEDデバイス製造シ ーケンスを示し、テンプレートアセンブリは、図7Aに標的基板700、接合層701及 び層転写されたGaN層702として示されている。

【0105】

図7Bでは、LEDダイオード構造は、例えばMOCVD反応器を用いて、GaN層7 01上に成長する。層702は、GaNのnドープされた層である(通常はシリコンドー プであるが、ゲルマニウムなどの他のドーパントも可能である)。バッファ層並びに高温 水素ベーキング及びエッチバックなどのその他のプロセスシーケンスを追加できるが、図 示されていない。次いで、活性層を付着し、これは通常、実際のダイオード構造を形成し 、発光する多量子井戸(MQW)構造である。これにp-GaN層(通常はマグネシウム ドープされたGaN)が続く。

【0106】

2つの接点の少なくとも1つを電気的に絶縁するため表面上に「ストリート」705を 選択的にエッチングするためのリソグラフィ工程を実施し、任意でその後、酸化物などの 絶縁 / 不活性化材料を充填する。例えば、ピッチが13µmで、片側10µmの活性マイ クロLEDデバイス706の場合、1平方センチメートル当たり約600,000のデバ イスを製造することができる。RGBサブピクセル構造(RGBピクセル当たり3マイク ロLED)の場合、100万ピクセルのディスプレイは、約5cm²のMOCVDプロセ ス面積を必要とする。この高いピクセル密度は経済的であるが、高い製造収率を達成する には低欠陥の高品質GaNが重要であることも強調する。

図7 Cは、デバイス及びその下の接合層701への個片化エッチングを示す。共通の電気接点が望ましい場合、エッチ工程をn-GaN層702で停止し、それによって共通接点を可能とすることができる。図7B及び図7Cのエッチ工程とMOCVD成長工程とを 交互に行うこともでき、それにより、エッチ及び充填工程がMOCVD成長工程の前に行われる。 10

30

[0108]

マイクロLEDデバイスが決定され、出発GaN層702も、例えばエッチングされた 場合、MOCVD成長中の膜の応力緩和を増強できる。CTE不整合基板(サファイア) 上でのGaNの島成長の有限要素解析(FEA)は、デバイス706が約50μmよりも 小さいときに、実質的に低い応力蓄積を示す。連続フィルムが存在しないことで、剪断応 力の蓄積が制限される。このような技法は、以前はCTE不整合が大きいために不適合で あった基板の使用を可能にし得る。サファイア、シリコン、石英は、マイクロLED構造 のプレMOCVDエッチを行ったときの応力蓄積がはるかに少ない基板の数例である。図 13及び図14は、それぞれ石英及びサファイア基板において、室温で転写され、その後 1050 で成長したGaN膜上に存在するGaN応力(MPa)を示す。明らかに、膜 上に存在する膜応力は、デバイスサイズが小さいほど低い。縁部における応力低下が50 μmデバイスで認識されるが、劇的な膜応力緩和は約20km未満のデバイスで起こり、 石英のような高CTE不整合基板でもそれが言える。

(20)

【0109】 1.永久標的基板構成

[0110]

永久基板構成は、個別のマイクロLEDがMOCVD成長基板から剥離せず、そのため マイクロLEDデバイスピッチがディスプレイの最終ピクセルピッチになる構成として定 義される。これらの構成は、多数の直視型用途について以下に詳述する剥離可能な個片化 されたマイクロLED製造シーケンスよりも高額となり得る。しかし、投影及び小型高解 像度ディスプレイ用途では有利となり得る。

[0111]

この基板上に製造されたマイクロLEDデバイスは、下方向又は上方向のいずれかの発 光で使用される。図8Aは、下方発光マイクロLED構造の例を示し、図8Bは、上方発 光マイクロLED構造の例を示す。

【0112】

図8Aを参照すると、下方発光構成は、標的基板800が透明で、MOCVDプロセス 環境に適合することが必要である。サファイア又は石英を使用できる。集積蛍光体層は、 G a N 成長テンプレート内に層 8 0 1 として集積され、接合層 8 0 2 及び層転写されたG a N 8 0 3 がそれに続き、 M O C V D 成長プロセスの後では、追加の n - G a N (層 8 0 3 の残部)、多量子井戸層 8 0 4 及び p - G a N 層 8 0 5 を含むことになる。頂部接点 8 06は、電気接点815として機能し得る金属と、発光を下方向に向けるための反射体か ら作製できる。アルミニウム、銀及びその他の金属を使用して、MOCVD成長プロセス の後で、より低温で付着することができる。デバイスを機能的に絶縁するためのエッチプ ロセス816を、MOCVDプロセスの前又は後に実施することができる。エッチプロセ スの後で、トレンチの充填及びデバイス側壁保護も可能である。底部電気接点は、エッチ プロセス816がn-GaN層連続性を保ち、共通接点として利用できる場合に作製可能 な共通接点によって作製できる。その他の可能な接点方法としては、 n - G a N 層の下の 縦横の電線をGaNテンプレートに集積することが挙げられる。当然、その他の可能な接 点方法を適用して、個別のマイクロLEDデバイスへの独立した電流適用を可能にするこ ともできる。 集 積 蛍 光 体 材 料 層 8 0 1 に は 、 悪 影 響 な く M O C V D 温 度 環 境 に 耐 え る こ と が で き る 蛍 光 体 材 料 が 選 択 さ れ る 。 シ リ ケ ー ト 蛍 光 体 は 、 高 温 環 境 に 耐 え る 潜 在 的 な 無 機 蛍 光 体 で あ る 。 任 意 で 、 集 積 蛍 光 体 を 取 り 除 き 、 M O C V D プ ロ セ ス シ ー ケ ン ス の 前 又 は 後に、蛍光体を標的基板800の底面に適用することができる。その後、発光806は、 透明な標的基板を通して下方に向けられる。

[0113]

図8Bを参照すると、上方発光構成は、中~高出力の投影ディスプレイ用途に使用され る可能性が高いことから、熱伝導特性に優れる標的基板807を使用してもよい。多結晶 性窒化アルミニウム又はシリコンはこの要求を満足することができる。MOCVDプロセ スに適合する反射体層808は、GaN成長テンプレートに集積され、接合層809及び 10

20

10

20

30

層転写されたGaN810がそれに続き、MOCVD成長プロセスの後では、追加のn-GaN(層810の残部)、多量子井戸層811及びp-GaN層812を含むことにな る。頂部接点813は、インジウムスズ酸化物(ITO)などの透明導体に続く電気接点 815を用いて製造できる。デバイスを機能的に絶縁するためのエッチプロセス816を 、MOCVDプロセスの前又は後に実施することができる。エッチプロセスの後で、トレ ンチの充填及びデバイス側壁保護も可能である。底部電気接点は、共通接点/反射体80 8にすることができる。MOCVD適合性の反射体/電気接点材料は、モリブデン(Mo)である。GaN放出スペクトルにおける反射を強化するために、追加のコーティングを 加えることもできる。その他の可能な接点方法としては、n-GaN層の下の縦横の電線 をGaNテンプレートに集積して、絶縁された反射体の島と接触させることが挙げられる 。当然、その他の可能な接点方法を適用して、個別のマイクロLEDデバイスへの独立し た電流適用を可能にすることもできる。上方発光817のマイクロLED構成の場合、蛍 光体材料8144、導体813の上に追加される。

【0114】

上方発光構成を、例えば投影ディスプレイとして使用する場合、マイクロLEDデバイ スの比較的高電流の注入操作は、効率的なヒートシンク818及び熱伝導層819を利用 して、マイクロLEDデバイスを安全な動作温度に維持する。

【 0 1 1 5 】

ー例として、100インチ、輝度1000nitのフルHDTV(解像度1920×1 080)の投影用途で、マイクロLEDサブピクセルデバイス面積が10µm×30µm の場合、3µmのトレンチ幅で、約26cm²のソース面積を有することになる。動作点 においてEQEは10%、順電圧は2.5Vと仮定すると、各マイクロLEDは約2.7 A/cm²で動作し、127ワット又は約5W/cm²の全ディスプレイ出力に対して約8 µAを必要とする。これは、良好な熱伝導特性を有する標的基板807にとって実用的な パワー密度である。

[0116]

2. 剥離可能な標的基板構成

【0117】

多数の直視型ディスプレイ用途にとって、最終的な直視型ディスプレイ支持板上に再分配するためのマイクロLEDデバイスの個片化は、コスト及び柔軟性の利益を提供し得る。100インチ投影ディスプレイの経済的な例を、永久標的基板構成を用いて上に記載したが、この方法で直視型パネルにマイクロLEDを適用することは、高額となり得る。例えば、13インチラップトップ直視型ディスプレイは、約470cm²のMOCVD面積を必要とする。GaNテンプレートを含むMOCVDマイクロLEDプロセスが約\$2/ cm²と仮定すると、マイクロLED自体のコストは\$900を超える。1000nit のディスプレイ輝度において、マイクロLEDデバイスは、非常に低い電流注入レベル(約0.002A/cm²未満)で作動すると予想されることから、このアプローチも不十 分である。

[0118]

マイクロLEDデバイスを再分配する能力がある場合、マイクロLEDデバイスは、よ 40 り高い電流密度レベルで作動することができ、1.0よりも優れる面積比(マイクロLE Dデバイスの面積に対するピクセルの面積)が可能になる。例えば、同じ13インチラッ プトップスクリーン直視型ディスプレイがマイクロLEDデバイスから作製され、そのデ バイスサイズは10µm×10µm、トレンチ幅は3µmである場合、約\$22のコスト で10.5cm²のMOCVDしか必要としない。この例では、マイクロLEDピクセル は、1.4A/cm²及び0.2W/cm²の電流注入レベルで作動するであろう。この例 では、面積比は44であり、永久標的基板使用と剥離可能な標的基板構成使用とのコスト の差に等しい。

【0119】

その他の例は下記のとおりである(それぞれ輝度1000nit、マイクロLEDデバ ⁵⁰

(21)

イスサイズ10µm×10µm、トレンチ3µm): 【0120】 【表2】

	Ν	AOCVD面積		
ディスプレイの種類/ピクセル	J (A/cm2)	(cm2)	面積比	コスト
55インチ HDTV (1920×1080)	2.46	10.56	793	\$21.50
32インチ モニタ (1920×1080)	0.83	10.5	269	\$21.50
15インチ ラップトップ (1920×1080)	0.18	10.5	59	\$21.50
スマートフォンディスプレイ (1334×750、4.7インチ)	0.037	5.07	12	\$10.40
時計ディスプレイ (39×312、 1.65インチ)	0. 044	0.62	14	\$1.26

(22)

[0121]

3 種類の H D T V 解像度のディスプレイサイズで、異なるディスプレイサイズの面積比 と M O C V D 面積との間の相互作用は、この技術のコスト有益性を示す。同じマイクロ L E D ディスプレイサイズで同じ輝度を達成するには、電流密度は、0.18A/cm²(15インチラップトップスクリーン)~2.46A/cm²(55インチT V サイズディ スプレイ)から選択される。MOC V D マイクロ L E D デバイスの予想コストも、この技 術の潜在的利益を実証する。

【0122】

本明細書に記載のマイクロLEDデバイスのアプローチは、電池式デバイスにとって特 に重要となり得る電力削減効果ももたらし得る。例えば、上記のスマートフォンディスプ レイの例は、Apple Inc.(Cupertino,California)製の iPhone(登録商標)7ディスプレイのフォームファクタである。10%のEQE及 び625nitのディスプレイ輝度のLCDディスプレイ規格と同じレベルで動作したと き、予想されるマイクロLEDディスプレイ総出力は約175mWであり、これと比較し て、実際のiPhone7ディスプレイで公表されている値は1.08Wである。この出 力要求は6分の1よりも低く、電池寿命の点で、また、より高い輝度レベルで動作した場 合は直射日光下の可読性で、大きな製品利益をもたらす。 【0123】

剥離可能な標的基板構成を用いる製造プロセスフローを図9及び図10に示す。図9の (A)を参照すると、高品質GaN MOCVD成長テンプレート900は、好適な基板 901、接合層902(この特定の実施形態では、後で剥離層として使用するための酸化 物)及び層転写GaN903を用いて作製される。図9の(B)に示すように、マイクロ LEDデバイスを、次に、成長及びエッチングして、個片化可能とする。図8Aにより詳 細に示すように、この特定の実施形態のマイクロLEDデバイスは下方発光用であり、頂 部最終層はp-GaN接点及び光反射体となる。図9の(C)に示すように、各マイクロ LEDデバイスの頂部領域は、次に、剥離可能な接合層906を有するピックアッププレ ート905と接触する。用途に応じて、この剥離可能な接合層906の厚さを、電気、熱 、UV又はその他の手段によって変えてよい。全体的又は選択的剥離方法も、用途に応じ て用いることができる。

[0124**]**

図9の(D)に示すように、マイクロLEDデバイスの上面の取り付け後、マイクロL 50

E D デバイスを標的基板 9 0 7 から取り除く。二酸化ケイ素を含む接合層 9 0 2 を用いる この例では、フッ化水素酸(H F)系エッチング剤が、マイクロ L E D デバイスがピック アッププレート 9 0 5 に着いたままの状態で、接合層 9 0 2 を除去するのに有効となり得 る。ピックアッププレート 9 0 5 及び剥離可能な接合層 9 0 6 は、エッチング剤と接触す る可能性がある場合、分離プロセスが完了するまでエッチング剤に十分耐えるものとする

(23)

[0125]

図10は、マイクロLEDデバイスの直視型ディスプレイバックプレーンへの実装における最終工程を示す。図10(A)を参照すると、(A)の転写ツールとピックアッププレートとの間のマイクロLEDデバイスの厚さを選択的に調節することによる、ピックアッププレート1000から転写ツール1002への特定のマイクロLEDのピックアップを示す。マイクロLED1004のようなマイクロLEDは、転写ツールによってピックアップされ、その間、マイクロLED1003などのその他のマイクロLEDはピックアッププレート上に留まる。この選択プロセスを有効にする方法としては、層1001の厚さを減らす及び/又は転写ツールの厚さを局所的に増すための局所的熱衝撃(すなわち、局所的静電気など)が挙げられる。マイクロLEDが選択されると、それを適切なピッチで直接ディスプレイバックプレーン1005に実装することができ、その後、各マイクロLED1006がディスプレイの所望のピクセルピッチごとに分離及び接触される。この例では、マイクロLED反射体側は下向きにディスプレイバックプレーン1005と接し、光は上方に向けられる。ここで、ダウンコンバージョン(非表示)のためのRGB蛍光体を各マイクロLEDに適用して、ピクセルの赤/緑/青の色域を作製するこができる。

この特定の実施例は、平坦なプレートを使用する。しかし、大量生産を促進するため、 転写ツールは、図10の(A)のようなローラー及び連続的な移動 - ピックアップ工程を 利用して、大量生産法を十分に使用できるようにする。 【0127】

収率を向上するため、マイクロLEDデバイスを、各サブピクセル内に実装することが できる。破壊メカニズムに応じて、製造コスト削減及び収率向上のため、各種の接触方法 を用いることができる。例えば、マイクロLED破壊は、開回路よりも短回路として現れ やすい。2つのマイクロLEDを隣接して実装した場合、それらを連続して接触させて、 1つが短絡したときに少なくとも1つのデバイスが機能できるようにする。この構成では 、電流によるマイクロLEDの駆動を用いることができる。あるいは、電圧駆動方式を使 用する場合、安定抵抗器及び並列マイクロLED接続を用いてもよい。

【0128】

実施形態は、GaN材料の品質を改善し、欠陥密度を低下させるが、ドライブレベル(電流又は電圧入力)に対する出力光レベルには多少の不均一性が残り得る。かかる不均一 性は、製造収率を向上するために、マイクロLEDデバイスがサブピクセル内に接続され ている場合に生じ得る。使用するドライブ及びマイクロLED冗長接続方式に応じて、個 別のサブピクセル破壊は、周囲のサブピクセルよりも暗く又は明るく見える場合がある。 この問題を緩和し、ピクセル収集のためのディスプレイ入出力機能を正規化するために、 図11A~図11Cは、製造中に使用できる工程を示す。

【0129】

図11Aは、一実施形態によるマイクロLEDを使用した直視型ディスプレイを示す。 ディスプレイ1100は、マイクロLEDディスプレイマトリックス1102を駆動する プログラマブルメモリ1101を有するディスプレイ制御装置を含む。 【0130】

製造プロセスの間、カメラ1103を使用して、各マイクロLEDピクセルの強度を、 コンピュータ1104を介してディスプレイに送られるプログラマブルパターン1105 の結果として、放射測定する(図11B参照)。測定は、変化する入力信号に対する各マ イクロLEDサブピクセル1106の光出力をマッピングする(サブピクセルのグレース 10

30

ケール)。均一ドライブ入力(図11Cで1108として表示)の関数として均一光出力 に対してディスプレイを正規化するために必要な逆応答関数を計算した後、ディスプレイ 制御装置を線形化データ1107でプログラムする。これは、一連の最終品質保証工程の 1つとして、製造プロセス中に実施できる。画像取り込み及び処理などのその他の品質及 び収率方法を使用して、各ピクセル面積におけるマイクロLEDの存在を測定し、例えば 蛍光体適用前のマイクロLEDの中間機能試験を実施することができる。 上記は、LED材料としてGaNを用いて記載した。他の材料は、特に、GaNのよう なダウンコンバートされたUV LEDの代わりにカラー(RGB)マイクロLEDを用 10 いる場合に、使用できる。例えば、他のIII-V族材料を層転写して、カラーマイクロ LEDディスプレイを作製することができる。可能な代替材料の一部を以下に列挙する: ・赤色LED:AlGaAs、GaAsP、AlGaInP ・緑色LED:GaP、AlGaInP、AlGaP ・青色LED: ZnSe、InGaN、SiC 出発MOCVD III-V及びII-VI材料としては、GaAs及びGaP基板が 挙げられる。これらの層が標的基板に転写されると、MOCVD成長、個片化及びそれぞ れのRGBサブピクセル領域への実装により、高品質マイクロLED直視型ディスプレイ が得られる。 20 【0133】 条項1.方法であって: 結晶性半導体材料をドナー基板上に成長する工程であって、当該材料の貫通転位密度(T D D) が厚さと共に低下する、工程; 複数の粒子を材料の露出面に注入して、表面下劈開領域を作製する工程; 上記露出面を基板に接合する工程; エネルギーを適用して、材料を劈開面に沿って劈開し、基板に接合された層を残す工程; 及び 上記層をマイクロ発光ダイオード(LED)構造に組み込むために加工する工程、を含む 、方法。 30 $\begin{bmatrix} 0 & 1 & 3 & 4 \end{bmatrix}$ 条項2.材料は、c面極性GaNを含み;かつ 露出面は、c面極性GaNのN極性面を含む、条項1に記載の方法。 条項3.材料は、c面極性GaNを含み;かつ 露出面は、c面極性GaNのGa極性面を含む、条項1に記載の方法。 条項4.接合は一時接合を含み、基板はハンドル基板を含む、条項1に記載の方法であ って、当該方法は、 層を標的基板に永久的に接合する工程;及び 40 層をハンドル基板から剥離する工程、を更に含み、層を加工する工程は、標的基板を前記 マイクロLED構造に組み込むことを含む、方法。 条項5.マイクロ発光ダイオード(LED)構造は、ダウンコンバージョン材料を用い て着色光を発生する、条項4に記載の方法。 条項6.ダウンコンバージョン材料は蛍光体を含む、条項5に記載の方法。 **[**0139**]** 条項7. 蛍光体は、標的基板内の集積層である、条項6に記載の方法。 $\begin{bmatrix} 0 & 1 & 4 & 0 \end{bmatrix}$ 条項 8 . 層の T D D は、 1 × 1 0⁷ c m⁻²以下である、条項 1 に記載の方法。 50

(24)

[0141]条項9.ドナー基板は、GaN、炭化ケイ素、シリコン、サファイア、及びA1Nのう ちの少なくとも1つを、露出面を有するエピタキシャル成長シード層として含む、条項1 に記載の方法。 [0142] 条項10.炭化ケイ素は、4H又は6Hポリタイプである、条項9に記載の方法。 $\begin{bmatrix} 0 & 1 & 4 & 3 \end{bmatrix}$ 条項11.シリコンは、単結晶かつ(111)配向である、条項9に記載の方法。 $\begin{bmatrix} 0 & 1 & 4 & 4 \end{bmatrix}$ 10 |条項12.エピタキシャル成長シード層は、接合及び劈開プロセスを用いて適用される 、条項9に記載の方法。 [0145]条項13.接合及び劈開プロセスは、制御された劈開層転写プロセスを含む、条項12 に記載の方法。 [0146] 条項14. 接合及び劈開プロセスは、全体的に適用された熱的劈開層転写プロセスを含 む、条項12に記載の方法。 [0147]条項15.エピタキシャル成長シード層は、剥離可能な接合層を用いて接合される、条 20 項12に記載の方法。 [0148]条項16.剥離可能な接合層は、エッチング剤を用いて剥離される、条項15に記載の 方法。 [0149]|条項17.エッチング剤は、フッ化水素酸(HF)を含む、条項16に記載の方法。 [0150] 条項18.エッチストップ層は、剥離可能な接合層の片側又は両側に存在する、条項1 6に記載の方法。 **[**0151**]** 30 条項19.エッチストップ層は、非晶質シリコンを含む、条項18に記載の方法。 条項20.剥離可能な接合層は、二酸化ケイ素を含む、条項15に記載の方法。 条項21.ドナー基板は、多結晶窒化アルミニウムを含む、条項1に記載の方法。 **(**0 1 5 4 **)** 条項22.結晶性半導体材料は、GaN、GaAs、ZnSe、SiC、InP、及び GaPのうちの少なくとも1つを含む、条項1に記載の方法。 [0155] 条項23.マイクロ発光ダイオード(LED)構造は、ダウンコンバージョン材料を用 40 いて着色光を発生する、条項1に記載の方法。 [0156] 条項24.ダウンコンバージョン材料は、蛍光体を含む、条項23に記載の方法。 条項25.蛍光体は、基板内の集積層である、条項24に記載の方法。 **[**0158**]** 条項26.層を加工する工程は、選択領域の層を除去して、複数の別々の光学活性領域 を画定することを含む、条項1に記載の方法。 [0159]条項27.除去は、リソグラフィプロセスを含む、条項26に記載の方法。

(25)

[0160]

条項28.除去は、エネルギービームを適用することを含む、条項26に記載の方法。 $\begin{bmatrix} 0 & 1 & 6 & 1 \end{bmatrix}$ 条項29.加工する工程は、MOCVDを更に含み; MOCVDは、除去の後に実施される、条項26に記載の方法。 **[**0162**]** 条項30.エネルギーを適用する工程は、制御された劈開層転写プロセスを含む、条項 1に記載の方法。 [0163] 条項31.エネルギーを適用する工程は、全体的に適用された熱的劈開層転写プロセス 10 を含む、条項1に記載の方法。 [0164]条項32.注入する工程は、約20keV~750keVのイオンエネルギーを有する 水素又はヘリウムから選択される粒子を用いたイオン注入工程である、条項1に記載の方 法。 [0165] 条項33.加工する工程は、注入の前に実施されるMOCVDを含み;かつ 注入する工程は、約200keV~750keVのイオンエネルギーを有する水素又はヘ リウムから選択される粒子を用いたイオン注入である、条項1に記載の方法。 [0166]20 条項34.マイクロ発光ダイオード(LED)構造は、少なくとも2マイクロLEDピ クセルのプログラマブルルックアップテーブルを組み込むディスプレイ制御装置によって 駆動される、条項1に記載の方法。 [0167] 条項35.各マイクロLEDの駆動機能を入力するための出力光は、カメラを用いて測 定され、コンピュータメモリに保存されて、第1の転写機能を展開する、条項34に記載 の方法。 [0168]条項36.コンピュータは、第1の転写機能を解析して、線形化テーブルを計算し、こ れをディスプレイ制御装置にプログラムして、出力光転写機能を正規化及び線形化する、 30 条項35に記載の方法。 [0169] 条 項 3 7 . 複数の ピクセル で 得 ら れ る 光 均 一 性 は 、 約 1 0 % 以 内 で あ る 、 条 項 3 6 に 記 載の方法。 条 項 3 8 . 複 数 の ピ ク セ ル で 得 ら れ る 光 均 一 性 は 、 約 5 % 以 内 で あ る 、 条 項 3 7 に 記 載 の方法。 条項39.複数のピクセルで得られる光均一性は、約2%以内である、条項38に記載 の方法。 40 条項40.基板は、石英、シリコン、多結晶A1N、及びサファイアから選択される、 条項37に記載の方法。 [0173] 条項41.マイクロ発光ダイオード(LED)構造は、ダウンコンバージョン材料なし で、着色光を発生する、条項1に記載の方法。 [0174] 条項42.層を加工する工程は: ストリートによって分離された複数の別個のピクセルを形成すること:及び 複数の別個のピクセルの全体を標的基板に転写すること、を含む、条項1に記載の方法。

【 0 1 7 5 】

条項43.標的基板は蛍光体を含む、条項42に記載の方法。 $\begin{bmatrix} 0 & 1 & 7 & 6 \end{bmatrix}$ 条項44.層を加工する工程は: ストリートによって分離された複数の別個のピクセルを形成すること;及び 複数の別個のピクセルの全体よりも少ない量を、標的基板に選択的に転写すること、を含 む、条項1に記載の方法。 条項45.選択的転写は、転写ツールを利用する、条項44に記載の方法。 **[**0178**]** 10 条項46.選択的転写は、剥離層を利用する、条項44に記載の方法。 [0179]条項47. 結 晶 性 半 導 体 材 料 を ド ナ ー 基 板 上 に 成 長 す る 工 程 で あ っ て 、 当 該 材 料 の 貫 通 転 位 密 度 (T DD)が厚さと共に低下する、工程; 露出面を標的基板に接合する工程; 材料を剥離して、第2の露出面を有する基板に接合した、ある厚さを残す工程;及び マイクロ発光ダイオード(LED)構造に組み込むために基板を加工する工程、 を含む、方法。 [0180]20 条項48.材料は、c面極性GaNを含み; 露出面は、c面極性GaNのGa極性面を含み;かつ 第2の露出面は、c面極性GaNのN極性面を含む、請求項47に記載の方法。 $\begin{bmatrix} 0 & 1 & 8 & 1 \end{bmatrix}$ 条項49. 結晶性半導体材料を提供する工程; 複数の粒子を材料の露出面に注入して、表面下劈開領域を作製する工程; 上記露出面を基板に接合する工程; エネルギーを適用して、材料を劈開面に沿って劈開し、基板に接合された層を残す工程; 及び 30 上記層をマイクロ発光ダイオード(LED)構造に組み込むために加工する工程、 を含む、方法。 【0182】 |条項50.結晶性半導体材料は、GaN、GaAs、ZnSe、SiC、InP、及び GaPのうちの少なくとも1つを含む、条項49に記載の方法。 【0183】 |条項51.マイクロ発光ダイオード(LED)構造は、ダウンコンバージョン材料なし で、着色光を発生する、条項50に記載の方法。 [0184] 条項52.層を加工する工程は、 40 ストリートによって分離された複数の別個のピクセルを形成すること;及び 複数の別個のピクセルの全体を標的基板に転写すること、を含む、条項49に記載の方法 【 0 1 8 5 】 条項53.標的基板は蛍光体を含む、条項52に記載の方法。 [0186]条項54.層を加工する工程は、 ストリートによって分離された複数の別個のピクセルを形成すること;及び 複数の別個のピクセルの全体よりも少ない量を、標的基板に選択的に転写すること、を含 む、条項49に記載の方法。 50 **[**0 1 8 7 **]**

(27)

条項55.選択的に転写することは、転写ツールを利用する、条項54に記載の方法。 【0188】

条項56.選択的に転写することは、剥離層を利用する、条項54に記載の方法。 【0189】

特定の実施形態は、転写した材料のレーザー除去のための保護層を更に開示し得る。保護層は、レーザーを精密に局所適用することによって、下層のハンドル基板に損傷を招くことなく、過去に転写された材料を除去できるようにする。一実施形態によると、保護層は、サファイアハンドル基板の上に重なる酸化ケイ素を含み、その上に高品質材料(例えば、エエエ/V族)が転写されている。エエエ/V族材料の個別の島は、ストリートをパターニングする(例えば、リソグラフィ技法を利用して)ことによって孤立する。その後、光学的に透明なハンドル基板を通り、かつ保護層の少なくとも一部を通る、レーザーからのエネルギー適用は、下層のハンドル基板の損傷を避ける役割を果たす。このプロセスは、高品質エエエ/V族材料の島(複数可)が、選択的に遊離して標的基板に移動できるようにする。(比較的高額な)ハンドル基板をこの方法で損傷から保護することで、ドナーから層転写された追加の高品質エエ/V材料を受け取るために基板を再使用しやすくなる。特定の実施形態は、GaAs又はGaNの島の移動中にサファイアハンドル基板を 保護して、標的上にマイクロ発光ダイオード(μ-LED)ピクセルを形成するのに特に適する場合がある。

【0190】

1つのアプローチは、最初に材料の層を高品質ドナー基板上に形成する(例えば、エピ ²⁰ タキシャル成長技法を用いて)ことであってもよい。次いで、成長材料の一部を更なる加 工のためにハンドル基板に層転写してもよい。

【0191】

このような更なる加工の例としては、個別のピクセル又はその構成要素に対応する高品 質成長材料の孤立した島を画定するためのストリートの形成(例えば、リソグラフィによ る)が挙げられる。ハンドル上での材料の更なる加工の別の例は、光学デバイスに組み込 むための、個別の島の標的基板への選択的転写であってもよい。しかし、材料のこのよう な更なる加工は、ハンドル基板を損傷する可能性があり、高額となり得る。

【0192】

したがって、実施形態は、転写材料のレーザー除去のための保護層の使用に関する。保 ³⁰ 護層は、過去に転写された材料を、レーザーの精密な局所適用によって、下層のハンドル 基板に損傷を起こすことなく除去できるようにする。

【0193】

ー実施形態では、保護層は、サファイアハンドル基板の上に重なる酸化ケイ素を含み、 当該基質に高品質III / V族材料が転写されている。III / V族材料の個別の島は、 ストリートをパターニングする(例えば、リソグラフィ技法を用いて)ことによって孤立 し、保護層は任意で、下層のハンドル基板の損傷を避けるための有効なストップとして機 能する。その後、光学的に透明なハンドル基板を通したレーザーからのエネルギーの適用 は、高品質III / V材料の島(複数可)が選択的に遊離して標的基板に移動できるよう にする。

【0194】

(比較的高額な)ハンドル基板をこの方法で損傷から保護することで、ドナーから層転 写された追加の高品質ΙΙΙ / V材料を受け取るために基板を再使用しやすくなる。特定 の実施形態は、GaAs又はGaNの島が移動してマイクロ発光ダイオード(μ-LED)ピクセルを標的上に形成する間に、サファイアハンドル基板を保護するのに特に適し得 る。

[0195**]**

図15A~図15Gは、保護層を使用したプロセスの一実施形態の簡略的な断面図である。具体的には、図15Aは、間の保護層1504を介してハンドル基板1502に接合されている高品質III/V族材料を含むドナー1500を示す。

10

[0196]

ドナーの高品質 I I I / V族材料は、2016年8月2日出願の特許文献1、2016 年8月22日出願の特許文献2、及び2016年11月11日出願の特許文献16に記載 のように、テンプレート及び/又はシード層上へのエピタキシャル成長によって作製され てもよく、上記特許文献のそれぞれの全体を参照によりあらゆる目的で本明細書に援用す る。

【0197】

特定の実施形態では、保護層は酸化ケイ素を含んでもよい。このような酸化ケイ素保護層は、蒸着、酸素雰囲気下でのプラズマ曝露、及びスピンオングラス(SOG)技法などが挙げられるがこれらに限定されない、様々な方法で形成されてもよい。

【0198】

図15Bは、後続の層転写工程を示し、当該工程では、高品質III/V族材料の層1 506がドナーから分離され、保護層及びハンドルに接合された状態を保つ。この層転写 は、様々な方法、例えば、参照によりその全体をあらゆる目的で本明細書に援用する特許 文献4に記載のような、粒子注入後の制御された劈開プロセスによって実施されてもよい 。その他の層転写アプローチとしては、限定するものではないが、Soitec S.A .のSMART-CUT(商標)プロセス又はCanon Inc.のELTRAN(商 標)プロセスが挙げられる。

【0199】

図15Cは、層転写された層1506の上の追加の高品質III/V族材料1508の 20 形成を示す。この場合も、追加材料は、有機金属化学的気相成長(MOCVD)又はハイ ドライド気相成長法(HVPE)などのエピタキシャル成長技法によって形成できる。 【0200】

図15Dは、ハンドル基板上の高品質III/V族材料の個別の島1510a、151 0b、1510cのパターニングを示す。これは、隣接する島を分離するストリート15 12を形成することによって達成されてもよい。

特定の実施形態は、リソグラフィによってストリートを形成してもよい。このようなリ ソグラフィプロセスは、フォトレジスト(ネガ又はポジ)のパターニング、その後に露光 及び現像を含み得る。現像したレジスト(ネガ又はポジ)によって明らかになった領域で のエッチングは、ストリート内の高品質III/V族材料を除去し得る。 【0202】

重要なことに、保護層1504の存在は、ストリート形成中に下層のハンドル基板を分解から保護し得る。つまり、III/V族材料の除去につながるエッチングプロセスは、保護層(例えば、SiO₂)と比較してかなり選択的であるが、下層のハンドル基板(例 えば、サファイア)ほど選択的ではない。

【 0 2 0 3 】

したがって、保護層がないと、ハンドル基板はエッチングによって損傷されてストリートを形成する。実施形態に従った保護層の適用は、このようなハンドルへの損傷を避ける 役割を果たす。

【0204】

図に示されていないが、ストリートの形成完了と同時に、現像されたフォトレジストマ スクを、例えばアッシングによって、除去することができる。保護層の存在は、このよう なリソグラフィマスク除去のプロセスによるハンドルへの損傷を防止する役割も果たす。 【0205】

ストリート形成をエッチングプロセスとして上に記載したが、これは必須ではない。代 替実施形態は、他の種類のアプローチを用いてストリートを形成することができる。例と しては、限定するものではないが、例えば摩耗、気化、及び / 又は分解による材料の除去 を含む、減法プロセスが挙げられる。

[0206]

30

40

(30)

図

1 5 E ~ 図

1 5 G は、

その後の、

ハンドルから

標的基板

1 5 1 2 への

個別の島の転写 を示す。具体的には、図15Eにおいて標的は1513で、個別の島を保持するハンドル 基板に接合されている。

[0207]

図15Fでは、特定の島1510aは、透明なハンドル基板を通じて連通する光学エネ ルギー1515に選択的に曝露される。特定の実施形態によると、光学エネルギーは、標 的 基 板 に 転 写 し よ う と す る III/ V 族 材 料 の 島 の 位 置 に 特 異 的 か つ 精 密 に 適 用 さ れ た レ ーザービームの形態をとってもよい。

[0208]

10 適用された光学エネルギーは、保護層の少なくとも一部も横断する。ハンドル基板とI II/ V 族材料との間での光学エネルギーの吸収により、 I I I / V 族材料がハンドル基 板から分離する。

[0209]

特定の実施形態では、分離は、III/V族材料の局所的分解1520を介して起こり 得る。このような分解の一例は、約650 を超える温度でGaAsがGaとAsに変化 するときに起こり得る。

[0210]

その他の熱的に誘発される物理的変換(例えば、相変化)及び/又は化学的変換は、標 的基板に対して島の選択的分離の基礎を形成し得る。

[0211**]**

図 1 5 G は、結果的なリフトオフ工程を示し、ここで標的基板は除去され 1 5 3 0 、そ の際に分離されたばかりの島1510aを伴う。他の島1510b、1510cはハンド ル基板に接合されたままで、その後の標的基板への選択的転写に利用できる。

 $\begin{bmatrix} 0 & 2 & 1 & 2 \end{bmatrix}$

この選択的転写を実施する1つの方法は、標的基板の表面を十分な粘着性とすることで ある。標的基板の粘着性は、光学エネルギー1515の適用後にデバイスを破断して持ち 上げるのに必要な剥離強度よりも高いが、光学エネルギー1515の適用なしでデバイス の破壊強度よりも低くなるように選択する。標的基板上に実装された静電チャックも、特 定の粘着性を付与するための有効な方法となり得る。

 $\begin{bmatrix} 0 & 2 & 1 & 3 \end{bmatrix}$

上記の方法において、高品質 I I I / V 族材料の個別の島は、ハンドル基板から標的基 板に選択的に転写されて、光学デバイス(例えば、別個のµ-LEDピクセル)に組み込 まれてもよい。更に、これはハンドル基板を損傷することなく実施され、ハンドル基板を 後続の層転写工程に適するものとし得る。

[0214]

大面積、経済的かつ高品質のIII/V族成長層(例えば、GaAs、GaN)のマイ クロLED製造に対する潜在的利益は膨大である。

[0215]

様々な実施形態で可能となる大きな基板サイズのテンプレートは、多種多様なサイズの 40 投影及び直視型ディスプレイの大量生産と両立できる、直接高品質マイクロLEDデバイ スの経済的製造を可能とし得る。

 $\begin{bmatrix} 0 & 2 & 1 & 6 \end{bmatrix}$

条項1A.

ハンドル基板を提供する工程;

ハンドル基板とIII / V族材料との間に保護層を配置する工程;

Ⅰ Ι Ι Ι / V 族材料の層を保護層に転写する工程;

追加のIII/V族材料を層から成長させる工程;

層及び追加のIII/V族材料を通ってストリートをパターニングして、ハンドル基板上 に島を形成し、パターニングは保護層上で停止する、工程;及び

島をハンドル基板から転写基板に転写する工程

20

を含む、方法。 条項2A.保護層は酸化ケイ素を含む、条項1Aに記載の方法。 $\begin{bmatrix} 0 & 2 & 1 & 8 \end{bmatrix}$ 条項3A.ハンドル基板はサファイアを含む、条項1Aに記載の方法。 [0219]条項4A.ストリートは、リソグラフィ技法によってパターニングされる、条項1Aに 記載の方法。 [0220]10 |条項 5 A.リソグラフィ技法は、III/V族材料をエッチングすることを含む、条項 4 A に 記 載 の 方 法 。 条項6A.III/V族材料は、GaAsを含む、条項4Aに記載の方法。 条項7A.III/V族材料は、GaNを含む、条項4Aに記載の方法。 $\begin{bmatrix} 0 & 2 & 2 & 3 \end{bmatrix}$ 条項 8 A . 島を転写する工程は、ハンドル基板及び保護層の少なくとも一部分を通して 光学エネルギーを適用することを含む、条項4Aに記載の方法。 20 条項9A.光学エネルギーは、レーザービームを含む、条項8Aに記載の方法。 $\begin{bmatrix} 0 & 2 & 2 & 5 \end{bmatrix}$ 条項10A.光学エネルギーは、III/V族材料に化学変化を誘発する、条項8Aに 記載の方法。 [0226]条項11A.III/V族材料の層を転写する工程は、粒子のドナー基板への注入及び その後の劈開プロセスを含む、条項1Aに記載の方法。 条項12A.配置する工程は、III/V族材料を、保護層を保持するハンドル基板に 接合することを含む、条項1Aに記載の方法。 30 $\begin{bmatrix} 0 & 2 & 2 & 8 \end{bmatrix}$ 条項13A.配置する工程は、保護層を保持するIII/V族材料を、ハンドル基板に 接合することを含む、条項1Aに記載の方法。 [0229]条項14A.配置する工程は、保護層の一部分を保持するIII/V族材料を、保護層 の別の部分を保持するハンドル基板に接合することを含む、条項1Aに記載の方法。 条項15A.装置であって: 入射光学エネルギーに対して実質的に透明であるハンドル基板; ハンドル基板の上に重なる保護層;及び 40 保護層の上に重なる層転写されたIII/V族材料であって、III/V族材料は、入射 光学エネルギーに応答してハンドル基板から分離する、III/V族材料 を備える、装置。 $\begin{bmatrix} 0 & 2 & 3 & 1 \end{bmatrix}$ 条項16A.ハンドル基板はサファイアを含む、条項15Aに記載の装置。 条項17A.保護層は酸化ケイ素を含む、条項15Aに記載の装置。 条項18A.層転写されたIII/V族材料は、GaAsを含む、条項15Aに記載の 装置。

(31)

【0234】

条項19A. 層転写されたIII/V族材料は、GaNを含む、条項15Aに記載の装置。

【 0 2 3 5 】

上記は特定の実施形態の完全な記述であるが、様々な変更、代替構成及び等価物を使用 してもよい。選択された工程のシーケンスを用いて上に記載してきたが、記載した工程の 任意の要素の組み合わせその他を使用してもよい。更に、実施形態に応じていくつかの工 程を組み合わせ及び/又は排除してもよい。更に、水素の粒子を、ヘリウム及び水素イオ ン又は重水素及び水素イオンの共注入によって置き換えることで、代替実施形態による、 ドーズ及び/又は劈開特性が変更された劈開面の形成が可能になる。更にまた、粒子は、 注入プロセスではなく、拡散プロセスによって導入することができる。当然、他の変形、 修正、及び代替法も存在し得る。したがって、上記記述及び例証は、本発明に添付の特許 請求の範囲によって定義される本発明の範囲を制限するものとして解釈すべきではない。

10

【図1】

【図1A】





10001

[0010]

【図1B】



【図 1 D】



【図1C】



【図2】



【図3】











【図6】











906











В





【図11】







【図10】





【図13】





【図14】



【図15A】



【図15B】















【図 1 5 F】







【国際調査報告】

		International app	dication No		
		PCT/IB20	17/057040		
A. CLASSI	FICATION OF SUBJECT MATTER				
INV.	H01L21/762 H01L33/00 H01L33/2	20			
ADD.	G09F9/33 H01L21/02				
4 udin a k					
According to	D International Patent Classification (IPC) or to both national classification 	tion and IPC			
B. FIELDS	SEARCHED	n aumbala)			
G09F	HO1L	n symbols)			
			and a d		
Documenta	tion searched other than minimum documentation to the extent that \$1	ich documents are included in the fields se	arched		
Electronic d	ata base consulted during the international search (name of data bas	e and, where practicable, search terms us	ed)		
EPO-In	ternal				
C. DOCUM	ENTS CONSIDERED TO BE RELEVANT				
Category*	Citation of document, with indication, where appropriate, of the rele	want passages	Relevant to claim No.		
х	US 2007/054465 A1 (CURRIE MATTHEW	VT [US]	1,6,9,		
	ET AL) 8 March 2007 (2007-03-08)		11,13,		
			16,18		
Α	abstract		7		
	figures 1-6				
	paragraph [0001] paragraph [0011] paragraph [001	100			
	paragraph [0011] - paragraph [0023] paragraph [0025] - paragraph [0047]				
		••]			
Х	WO 2016/106231 A1 (SUNEDISON SEM)	ICONDUCTOR	16,18,19		
	LTD [SG]; SEACRIST MICHAEL R [US])				
	30 June 2016 (2016-06-30)		1 1 4 4 7		
Ŷ	abstract		1-14,1/		
A	gures 1-5 paragraph [0018] - paragraph [002	20			
	paragraph [0034] - paragraph [0071]				
		-1			
		-/			
	has desurrante are listed in the postinuation of Ray C				
		T See patent ranny annex.			
* Special c	ategories of cited documents :	"T" later dooument published after the inte	mational filing date or priority		
"A" dooume	ent defining the general state of the art which is not considered of national relevance	date and not in conflict with the applic the principle or theory underlying the	ation but oited to understand invention		
"E" earlier application or patient but published on or after the international "X" document of particular relevance; the claimed invention cannot be			claimed invention cannot be		
filing d	ate at which may throw doubts on priority plaim(s) or which is	considered novel or cannot be consid	lered to involve an inventive		
cited b	cited to establish the publication date of another citation or other special reason (as specified)				
"O" dooume	ent referring to an oral disolosure, use, exhibition or other	considered to involve an inventive at combined with one or more other suc	ep when the document is In documents, such combination		
rneans being obvious to a person skilled in the art "P" document published prior to the international filing date but later than					
the priority date claimed "&" document member of the same patent family					
Date of the actual completion of the international search Date of mailing of the international search report					
0 Nov 2010					
2	May 2018	18/06/2018			
Name and r	nailing address of the ISA/	Authorized officer			
	European Patent Office, P.B. 5818 Patentlaan 2 NI - 2280 HV Biiswiik				
	Tel. (+31-70) 340-2040, Few (+31-70) 240-2040	De Kroon, Arnoud			
	Fax: (+31-70) 340-3016 De Kroon, Arnoud				

Form PCT/ISA/210 (second sheet) (April 2005)

6

page 1 of 2

(38)

	INTERNATIONAL SEARCH REPORT	International application No
		PCT/IB2017/057040
C(Continua	tion). DOCUMENTS CONSIDERED TO BE RELEVANT	
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to olaim No.
X A	US 2007/105256 A1 (FITZGERALD EUGENE A [US]) 10 May 2007 (2007-05-10) abstract figures 1-13,16-20 paragraph [0004] - paragraph [0007] paragraph [0030] - paragraph [0092] paragraph [0104] - paragraph [0120]	18 1,9,11, 12,16
Y A	US 2010/127353 A1 (LETERTRE FABRICE [FR] ET AL) 27 May 2010 (2010-05-27) abstract figures 1-3 paragraph [0012] - paragraph [0017] paragraph [0044] - paragraph [0112] tables 1,2	1-14,17 16,18
A	WO 2016/085890 A1 (INNOSYS INC [US]) 2 June 2016 (2016-06-02) abstract figures 1-14 paragraph [0014] - paragraph [0047]	1,5, 7-10,16, 18
A	US 2015/295131 A1 (SAITO TATSUMA [JP]) 15 October 2015 (2015-10-15) abstract figures 1,2 paragraph [0010] - paragraph [0026] paragraph [0029] - paragraph [0056]	1,9,11, 15,16, 18,20
A	US 6 071 795 A (CHEUNG NATHAN W [US] ET AL) 6 June 2000 (2000-06-06) the whole document 	1-20

INTERNATIONAL SEARCH REPORT

Form PCT/ISA/210 (continuation of second sheet) (April 2005)

6

page 2 of 2

Protect document adds Publication adds Patert furrity adds PCT/1B2017/057040 VS 2007054465 A1 08-03-2007 NONE W0 2016106231 A1 30-06-2016 FR 3030877 A1 24-06-2016 US 2007105256 A1 10-05-2007 CN 101326646 A 17-12-2008 JP 5243256 B2 24-06-2016 B 24-06-2016 US 2007105256 A1 10-05-2007 CN 101326646 A 17-12-2008 JP 2509514252 A2-04-2009 KR 20007105256 A1 10-05-2007 US 2007105253 A1 27-05-2010 NONE V 2007053666 A2 10-05-2007 US 2015295131 A1 27-05-2010 NONE V 2017260651 A1 14-09-2017 US 2015295131 A1 02-06-2016 US 2017260651 A1 14-09-2017 US 2015295131 A1 15-10-2015 CN 104956499 A 30-09-2015 US 2015295131 A1 <	Pattern diouxment alled in search report Publication date Pattern family member(s) Publication date W0 2007054465 A1 08-03-2007 NONE W0 2016106231 A1 30-06-2016 FR 3030877 A1 24-06-2016 W0 2016106231 A1 30-06-2016 FR 3030877 A1 04-01-2018 W0 2016106231 A1 30-06-2017 CN 101326646 A 17-12-2008 US 2007105256 A1 10-05-2007 CN 101326646 A 17-12-2008 US 2007105256 A1 10-05-2007 CN 101326646 A 17-12-2008 US 2007105256 A1 10-05-2007 US 20097105256 A1 10-05-2007 US 2007105335 A1 0-06-2007 US 20097105335 A1 0-06-2007 US 201927353 A1 02-06-2016 US 2017260651 A1 14-09-2017 W0 2016	IN LERNATIONAL SEARCH REPORT			International a	application No	
Publication (method in search report) Publication (date) Publication (method) Publication (date) US 2007054465 A1 08-03-2007 NONE W0 2016106231 A1 30-06-2016 FR 2018005815 (S 2018005815 (S 201802646 (S 201802646 (S 2007105256 A1 10-05-2007 CN 101326646 (S 2007165256 (S 2007165274 (S 2007165276 (S 20071775 (S 20	Publication cited in search report Publication date Publication member(b) Publication date US 2007054465 A1 08-03-2007 NONE W0 2016106231 A1 30-06-2016 FR 3030877 A1 24-06-2016 US 2007105256 A1 10-05-2007 CN 101326646 A 17-12-2008 JP 5243256 B2 24-07-2013 JP 20097105256 A1 10-05-2007 CN 101326646 A 17-12-2008 JP 5243256 B2 24-07-2013 JP 20097105256 A1 10-05-2007 US 2007105256 A1 10-05-2007 US 2007105256 A1 10-05-2007 US 2007105256 A1 10-05-2007 US 2010127353 A1 27-05-2010 NONE VS 2007053686 A2 10-05-2007 US 2015295131 A1 02-06-2016 US 2017260651 A1 14-09-2017 VS 2015295131 A1 02-06-2016 US 2016085890 A1 <th colspan="3">Information on patent family members</th> <th>PCT/IB2</th> <th>017/057040</th>	Information on patent family members			PCT/IB2	017/057040	
US 2007054465 A1 08-03-2007 NONE W0 2016106231 A1 30-06-2016 FR 3030877 A1 24-06-2016 US 2007105256 A1 10-05-2007 CN 101326646 A 17-12-2008 JP 5243256 B2 24-07-2013 JP 5243256 B2 24-07-2013 JP 2009514252 A2-04-2009 US 2007105256 A1 10-05-2007 US 2007105256 A1 10-05-2007 US 2007105256 A1 27-05-2010 NONE W0 20105274 A1 10-05-2007 US 2007105335 A1 02-06-2016 US 2007105335 A1 02-06-2007 US 2010127353 A1 27-05-2010 NONE W0 2016085890 A1 02-06-2016 US 2017250651 A1 14-09-2017 US 2015295131 A1 15-10-2015 CN 104956499 A 30-09-2015 JP 6068165 B2 25-01-2015 JP 6068165 B2 25-01-2015 US 2015295131 A1 15-10-2015 CN 104956499 A 30-09-2015 JP 6068165 B2 25-01-2017 US 2015295131 A1 15-10-2015 CN 104956499 A 30-09-2015 JP 6068165 B2 25-01-2017 US 2015295131 A1 15-10-2015 CN 104956499 A 30-09-2015 JP 6068165 B2 25-01-2017 US 2015295131 A1 15-10-2015 US 6071795 A 06-06-2000 US 201795 A 06-06-2000 US 6071795 A 06-06-2000 US 6071795 A 06-06-2000 US 6071795 A 06-06-2000 US 6071795 A 06-06-2000 US 6071795 A 06-06-2000	US 2007054465 A1 08-03-2007 NONE W0 2016106231 A1 30-06-2016 FR 3030877 A1 24-06-2016 US 2018005815 A1 04-01-2018 W0 2016106231 A1 30-06-2016 US 2007105256 A1 10-05-2007 CN 101326646 A 17-12-2008 JP 5243265 B2 24-07-2013 JP 2009514252 A 02-04-2009 KR 20080074938 A 13-08-2007 US 2007105256 A1 10-05-2007 US 2007105256 A1 10-05-2007 US 2007105238 A1 10-05-2007 US 2007105338 A1 10-05-2007 US 2010127353 A1 27-05-2010 NONE W0 2016085890 A1 02-06-2016 US 2015295131 A1 15-10-2015 EP 2953171 A1 09-12-2015 JP 6068165 B2 25-01-2017 JP 2014146672 A 14-08-2014 US 2015295131 A1 15-10-2015 US 2015295131 A1 15-10-2015 US 2015295131 A1 15-10-2015 US 2014146672 A 14-08-2014 US 2015295131 A1 15-10-2015 US 201414864 A1 07-08-2014 US 6071795 A 06-06-2000 US 6071795 A 06-06-2000 US 6420242 B1 16-07-2002	Patent document cited in search report		Publication date	Patent family member(s)	,	Publication date
W0 2016106231 A1 30-06-2016 FR 3030877 A1 24-06-2016 US 2018005815 A1 04-01-2018 WO 2016106231 A1 04-02-2016 US 2007105256 A1 10-05-2007 CN 101326646 A 17-12-2008 JP 5243256 B2 24-07-2013 JP 2009165274 10-05-2007 VS 2007105274 10-05-2007 VS 2007105274 10-05-2007 VS 2007105274 10-05-2007 VS 2007105274 10-05-2007 VS 2007105274 10-05-2007 VS 2007105274 10-05-2007 VS 2007105274 10-05-2007 VS 200705368 A2 10-05-2007 VS 2016085890 A1 02-06-2016 US 2017260651 A1 4-09-2017 VS 2015295131 A1 15-10-2015 CN 104956499 30-09-2015 US 2014208672 A 4-08-2014 US	W0 2016106231 A1 30-06-2016 FR 3030877 A1 24-06-2016 US 2018005815 A1 04-01-2018 WO 2016106231 A1 30-06-2016 US 2007105256 A1 10-05-2007 CN 101326646 A 17-12-2008 JP 5243256 B2 24-07-2013 JP 2009514252 A 62-04-2009 KR 20080074938 A 13-08-2008 US 2007105256 A1 10-05-2007 US 2007105254 A1 10-05-2007 US 2007105254 A1 10-05-2007 US 2010127353 A1 27-05-2010 NONE VS 2007053686 A2 10-05-2007 US 2010127353 A1 27-05-2010 NONE VS 2016085890 A1 02-06-2016 US 2017260651 A1 14-09-2017 US 2016085890 A1 02-06-2015 EP 2953171 A1 -06-2016 US <	US 2007054465	A1	08-03-2007	NONE		
US 2007105256 A1 10-05-2007 CN 101326646 A 17-12-2008 JP 5243256 B2 24-07-2013 JP 2009514252 A 02-04-2009 KR 2008074938 A 13-08-2007 US 2007105256 A1 10-05-2007 US 2007105335 A1 10-05-2007 US 2010127353 A1 27-05-2010 NONE W0 2016085890 A1 02-06-2016 US 2017260651 A1 14-09-2017 W0 2016085890 A1 02-06-2016 US 2017260651 A1 14-09-2017 US 2015295131 A1 15-10-2015 CN 104956499 A 30-09-2015 JP 6068165 B2 25-01-2017 JP 2014146672 A 14-08-2014 US 2015295131 A1 15-10-2015 CN 104956499 A 30-09-2015 US 2015295131 A1 15-10-2015 US 2015295131 A1 15-10-2014 US 2014118664 A1 07-08-2014 US 6071795 A 06-06-2000 US 6071795 A 06-06-2000 US 6420242 B1 16-07-2002	US 2007105256 A1 10-05-2007 CN 101326646 A 17-12-2008 JP 5243256 B2 24-07-2013 JP 2009514252 A 02-04-2009 KR 20080074938 A 13-08-2008 US 2007105256 A1 10-05-2007 US 2007105353 A1 0-05-2007 US 2009242935 A1 01-05-2007 US 2010127353 A1 27-05-2010 NONE W0 2016085890 A1 02-06-2016 US 2017260651 A1 14-09-2017 W0 2016085890 A1 02-06-2016 US 2017260651 A1 14-09-2017 US 2015295131 A1 15-10-2015 CN 104956499 A 30-09-2015 EP 2953171 A1 09-12-2015 JP 6068165 B2 25-01-2017 JP 2014146672 A 14-08-2014 US 20171795 A 06-06-2000 US 6071795 A 06-06-2000 US 6071795 A 06-06-2000 US 6071795 A 06-06-2000 US 6071795 A 06-06-2000 US 6071795 A 06-06-2000	WO 2016106231	A1	30-06-2016	FR 30308 US 20180058 WO 20161062	77 A1 15 A1 31 A1	24-06-2016 04-01-2018 30-06-2016
US 2010127353 A1 27-05-2010 NONE W0 2016085890 A1 02-06-2016 US 2017260651 A1 14-09-2017 W0 2016085890 A1 02-06-2016 US 2015295131 A1 15-10-2015 CN 104956499 A 30-09-2015 EP 2953171 A1 09-12-2015 JP 6068165 B2 25-01-2017 JP 2014146672 A 14-08-2014 US 6071795 A 06-06-2000 US 6071795 A 06-06-2000 US 6420242 B1 16-07-2002 	US 2010127353 A1 27-05-2010 NONE W0 2016085890 A1 02-06-2016 US 2017260651 A1 14-09-2017 W0 2016085890 A1 02-06-2016 US 2015295131 A1 15-10-2015 CN 104956499 A 30-09-2015 EP 2953171 A1 09-12-2015 JP 6068165 B2 25-01-2017 JP 2014146672 A 14-08-2014 US 2015295131 A1 15-10-2015 W0 2014118864 A1 07-08-2014 US 6071795 A 06-06-2000 US 6071795 A 06-06-2000 US 6420242 B1 16-07-2002	US 2007105256	A1	10-05-2007	CN 1013266 JP 52432 JP 20095142 KR 200800749 US 20071052 US 20071052 US 20071053 US 20092429 WO 20070536	46 A 56 B2 52 A 38 A 56 A1 74 A1 35 A1 35 A1 36 A2	17-12-2008 $24-07-2013$ $02-04-2009$ $13-08-2008$ $10-05-2007$ $10-05-2007$ $10-05-2007$ $01-10-2009$ $10-05-2007$
W0 2016085890 A1 02-06-2016 US 2017260651 A1 14-09-2017 US 2015295131 A1 15-10-2015 CN 104956499 A 30-09-2015 US 2015295131 A1 05-01-2017 JP 2014146672 14-08-2014 US 2015295131 A1 15-10-2015 WO 2014216864 A1 07-08-2014 US 6071795 A 06-06-20000 US 6071795 A 06-06-2000 US 6420242 B1 16-07-2002 16-07-2002 16-07-2002 16-07-2002	W0 2016085890 A1 02-06-2016 US 2017260651 A1 14-09-2017 US 2015295131 A1 15-10-2015 CN 104956499 A 30-09-2015 US 2015295131 A1 15-10-2015 CN 104956499 A 30-09-2015 US 2015295131 A1 15-10-2015 CN 104956499 A 30-09-2015 US 2015295131 A1 09-12-2015 JP 6068165 B2 25-01-2017 JP 2014146672 A 14-08-2014 US 2015295131 A1 15-10-2015 WO 2014118864 A1 07-08-2014 US 6071795 A 06-06-2000 US 6071795 A 06-06-2000 US 6420242 B1 16-07-2002	US 2010127353	A1	27-05-2010	NONE		
US 2015295131 A1 15-10-2015 CN 104956499 A 30-09-2015 EP 2953171 A1 09-12-2015 JP 6068165 B2 25-01-2017 JP 2014146672 A 14-08-2014 US 2015295131 A1 15-10-2015 W0 2014118864 A1 07-08-2014 US 6071795 A 06-06-2000 US 6071795 A 06-06-2000 US 6420242 B1 16-07-2002	US 2015295131 A1 15-10-2015 CN 104956499 A 30-09-2015 EP 2953171 A1 09-12-2015 JP 6068165 B2 25-01-2017 JP 2014146672 A 14-08-2014 US 2015295131 A1 15-10-2015 W0 2014118864 A1 07-08-2014 US 6071795 A 06-06-2000 US 6071795 A 06-06-2000 US 6420242 B1 16-07-2002	WO 2016085890	A1	02-06-2016	US 20172606 WO 201608589	51 A1 90 A1	14-09-2017 02-06-2016
US 6071795 A 06-06-2000 US 6071795 A 06-06-2000 US 6420242 B1 16-07-2002	US 6071795 A 06-06-2000 US 6071795 A 06-06-2000 US 6420242 B1 16-07-2002	US 2015295131	A1	15-10-2015	CN 1049564 EP 29531 JP 606810 JP 20141466 US 20152951 WO 20141188	99 A 71 A1 55 B2 72 A 31 A1 54 A1	30-09-2015 09-12-2015 25-01-2017 14-08-2014 15-10-2015 07-08-2014
		US 6071795	A	06-06-2000	US 607179 US 642024	95 A 42 B1	06-06-2000 16-07-2002

INTERNATIONAL SEARCH REPORT

Form PCT/ISA/210 (patent family annex) (April 2005)

INTERNATIONAL SEARCH REPORT	International application No. PCT/IB2017/057040				
Box No. II Observations where certain claims were found unsearchable (Continuation	n of Item 2 of first sheet)				
This international search report has not been established in respect of certain olaims under Ar	iole 17(2)(a) for the following reasons:				
1. Clairns Nos.: because they relate to subject matter not required to be searched by this Authority, no	amely:				
2. Claims Nos.: because they relate to parts of the international application that do not comply with th an extent that no meaningful international search can be carried out, specifically:	e prescribed requirements to such				
3. Claims Nos.: because they are dependent claims and are not drafted in accordance with the secon	nd and third sentences of Rule 6.4(a).				
Box No. III Observations where unity of invention is lacking (Continuation of item 3 of	first sheet)				
This International Searching Authority found multiple inventions in this international application	This International Searching Authority found multiple inventions in this international application, as follows:				
see additional sheet					
1. X As all required additional search fees were timely paid by the applicant, this internation of airms.	onal search report covers all searchable				
2. As all searchable claims could be searched without effort justifying an additional fees additional fees.	, this Authority did not invite payment of				
3. As only some of the required additional search fees were timely paid by the applicant only those claims for which fees were paid, specifically claims Nos.:	, this international search report covers				
4. No required additional search fees were timely paid by the applicant. Consequently, t restricted to the invention first mentioned in the claims; it is covered by claims Nos.:	his international search report is				
Remark on Protest The additional search fees were accompanied by the appayment of a protest fee.	olicant's protest and, where applicable, the plicant's protest but the applicable protest				
└── fee was not paid within the time limit specified in the invit X No protest accompanied the payment of additional searc	ation. h fees.				

Form PCT/ISA/210 (continuation of first sheet (2)) (April 2005)

International Application No. PCT/ IB2017/ 057040

FURTHER INFORMATION CONTINUED FROM PCT/ISA/ 210 This International Searching Authority found multiple (groups of) inventions in this international application, as follows: 1. claims: 1-3, 6-9, 16-18(completely); 13(partially) Method of epitaxially growing a GaN-based thick film. ---2. claims: 4, 5, 10(completely); 13(partially) Method of handling a phosphor-converted micro-LED. 3. claims: 11, 12, 14, 15, 19, 20 Method of fabricating a micro-display. ---

フロントページの続き

(51)Int.CI.		FΙ			テーマコード(参考)
H01L 33/12	? (2010.01)	H 0 1 L	33/00	L	
		H 0 1 L	33/12		

(81)指定国 · 地域 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,T J,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,R O,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ, BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,G T,HN,HR,HU,ID,IL,IN,IR,IS,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX ,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM, TN,TR,TT

 Fターム(参考)
 5F152
 LL03
 LL05
 LL13
 LN03
 LP01
 LP06
 LP07
 LP08
 MM10
 MM18

 NN03
 NN05
 NN09
 NN13
 NN22
 NP02
 NP03
 NP09
 NP12
 NP13

 NP22
 NP23
 NP27
 NQ02
 NQ05
 NQ06
 NQ09
 NQ10

 5F241
 AA42
 CA05
 CA12
 CA13
 CA40
 CA65
 CA75
 CA88
 CB25
 CB29

 FF06

patsnap

专利名称(译)	通过层转移制造微型发光二极管(L	ED)	
公开(公告)号	JP2020513681A	公开(公告)日	2020-05-14
申请号	JP2019523108	申请日	2017-11-10
[标]发明人	ヘンリーフランソワジェイ		
发明人	ヘンリー,フランソワ・ジェイ		
IPC分类号	H01L33/32 H01L21/02 H01L21/265	5 H01L21/20 H01L33/00 H01L	.33/12
CPC分类号	H01L21/76254 H01L33/0093 H01L /007 H01L33/0075 H01L33/06 H01	33/0095 H01L33/18 H01L33/2 L33/502 H01L2933/0041	28 H01L33/32 H01L25/0753 H01L33
FI分类号	H01L33/32 H01L21/02.B H01L21/2	265.Q H01L21/265.Z H01L21/2	20 H01L33/00.L H01L33/12
F-TERM分类号	5F142/CB12 5F142/DA14 5F142/F 5F152/LP01 5F152/LP06 5F152/LF /NN05 5F152/NN09 5F152/NN13 5 5F152/NP13 5F152/NP22 5F152/N /NQ09 5F152/NQ10 5F241/AA42 5 5F241/CA75 5F241/CA88 5F241/C	A32 5F142/GA02 5F152/LL03 207 5F152/LP08 5F152/MM10 F152/NN22 5F152/NP02 5F1 IP23 5F152/NP27 5F152/NQ0 F241/CA05 5F241/CA12 5F2 B25 5F241/CB29 5F241/FF06	3 5F152/LL05 5F152/LL13 5F152/LN03 0 5F152/MM18 5F152/NN03 5F152 52/NP03 5F152/NP09 5F152/NP12 12 5F152/NQ05 5F152/NQ06 5F152 41/CA13 5F241/CA40 5F241/CA65 6
代理人(译)	山川茂树		
优先权	62/421149 2016-11-11 US 62/433189 2016-12-12 US		
外部链接	Espacenet		

摘要(译)

实施例涉及利用层转移材料来制造微发光二极管(LED)结构。尤其 是,利用氢化物气相外延(HVPE)等技术在供体衬底上生长了高质量的 氮化镓(GaN)。示例性的施主衬底可以包括GaN,AIN,SiC,蓝宝石 和/或单晶硅,例如(111)。以这种方式生长的GaN的大的相对厚度 (例如,μm的约10μs),显着降低了材料中存在的穿线位错密度 (TDD)(例如,降低至约2-3×106cm-2)。这使得分裂的生长的GaN 材料非常适合转移并结合到在低电流/发热条件下以高亮度工作的微型 LED结构中。

